

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Shunpei YAMAZAKI et al. Art Unit : Unknown
Serial No. : Not assigned yet Examiner : Unknown
Filed : April 13, 2001
Title : SYSTEM AND METHOD FOR IDENTIFYING AN INDIVIDUAL



Commissioner for Patents
Washington, D.C. 20231

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application: Japan Application No. 2000-116694 filed April 18, 2000. A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: April 13, 2001

William Hare
William D. Hare
Reg. No. 44,739

Fish & Richardson P.C.
601 Thirteenth Street, NW
Washington, DC 20005
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC997 U.S. PTO
09/833674
n4/13/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日
Date of Application:

2000年 4月18日

願 番 号
Application Number:

特願2000-116694

願 人
Applicant(s):

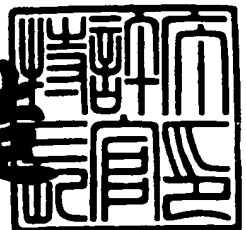
株式会社半導体エネルギー研究所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 3月 2日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 P004856

【提出日】 平成12年 4月18日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 小山 潤

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 優

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 本人認証システムまたは本人認証方法

【特許請求の範囲】

【請求項 1】

表示装置を有する本人認証システムにおいて、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証システム。

【請求項 2】

表示装置を有する携帯通信装置を用いた本人認証システムにおいて、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証システム。

【請求項 3】

請求項 2 において、本人認証作業を前記携帯通信装置上の操作キーで制御することを特徴とした本人認証システム。

【請求項 4】

請求項 2 または請求項 3 において、前記操作キーは使用者の利き手のみで制御できることを特徴とした本人認証システム。

【請求項 5】

請求項 2 乃至請求項 4 のいずれか 1 項において、前記操作キーは使用者の人差し指のみで制御できることを特徴とした本人認証システム。

【請求項 6】

請求項 2 乃至請求項 4 のいずれか 1 項において、前記操作キーは使用者の親指のみで制御できることを特徴とした本人認証システム。

【請求項 7】

請求項 2 乃至請求項 6 のいずれか 1 項において、本人認証は前記携帯通信装置の電源投入と同時に進行することを特徴とした本人認証システム。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか 1 項において、使用者の前記生体情報として

、掌紋（手相）または指紋を用いることを特徴とした本人認証システム。

【請求項 9】

請求項 8 において、前記掌紋は手ひらの全体、もしくは一部を使用することを特徴とした本人認証システム。

【請求項 10】

センサー内蔵ディスプレイ有する携帯通信装置を用いた本人認証システムにおいて、

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はインターネットを介して、伝達されることを特徴とした本人認証システム。

【請求項 11】

請求項 10 において、インターネットを介して伝達するのは認証結果のみで、認証作業のためのデータを伝達しないことを特徴とした本人認証システム。

【請求項 12】

センサー内蔵ディスプレイを有する携帯通信装置を用いた本人認証システムにおいて

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はあらかじめ前記形態通信装置もしくは交信先に設定された必要度に応じて、伝達の要不要を判断し、必要な場合のみインターネットを介して伝達するを特徴とした本人認証システム。

【請求項 13】

請求項 1 乃至請求項 12 のいずれか 1 項において、前記センサー内蔵ディスプレイは自発光表示装置によって表示を行うことを特徴とする本人認証システム。

【請求項 14】

請求項 1 乃至請求項 12 のいずれか 1 項において、前記センサー内蔵ディスプレイは EL 表示装置によって表示を行うことを特徴とする本人認証システム。

【請求項 15】

請求項 1 乃至請求項 12 のいずれか 1 項において、前記センサー内蔵ディスプレイのセンサーは密着型エリアセンサーであることを特徴とした本人認証システム。

【請求項 1 6】

表示装置を有する本人認証方法において、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証方法。

【請求項 1 7】

表示装置を有する携帯通信装置を用いた本人認証方法において、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証方法。

【請求項 1 8】

請求項 1 7 において、本人認証作業を前記携帯通信装置上の操作キーで制御することを特徴とした本人認証方法。

【請求項 1 9】

請求項 1 7 または請求項 1 8 において、前記操作キーは使用者の利き手のみで制御できることを特徴とした本人認証方法。

【請求項 2 0】

請求項 1 7 乃至請求項 1 9 のいずれか 1 項において、前記操作キーは使用者の人差し指のみで制御できることを特徴とした本人認証方法。

【請求項 2 1】

請求項 1 7 乃至請求項 1 9 のいずれか 1 項において、前記操作キーは使用者の親指のみで制御できることを特徴とした本人認証方法。

【請求項 2 2】

請求項 1 7 乃至請求項 2 1 のいずれか 1 項において、本人認証は前記携帯通信装置の電源投入と同時に行われることを特徴とした本人認証方法。

【請求項 2 3】

請求項 1 6 乃至請求項 2 2 のいずれか 1 項において、使用者の前記生体情報として、掌紋（手相）または指紋を用いることを特徴とした本人認証方法。

【請求項 2 4】

請求項 2 3 において、前記掌紋は手ひらの全体、もしくは一部を使用すること

を特徴とした本人認証方法。

【請求項 2 5】

センサー内蔵ディスプレイ有する携帯通信装置を用いた本人認証方法において

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はインターネットを介して、伝達されることを特徴とした本人認証方法。

【請求項 2 6】

請求項 2 5 において、インターネットを介して伝達するのは認証結果のみで、認証作業のためのデータを伝達しないことを特徴とした本人認証方法。

【請求項 2 7】

センサー内蔵ディスプレイを有する携帯通信装置を用いた本人認証方法において

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はあらかじめ前記形態通信装置もしくは交信先に設定された必要度に応じて、伝達の要不要を判断し、必要な場合のみインターネットを介して伝達するを特徴とした本人認証方法。

【請求項 2 8】

請求項 1 6 乃至請求項 2 7 のいずれか 1 項において、前記センサー内蔵ディスプレイは自発光表示装置によって表示を行うことを特徴とする本人認証方法。

【請求項 2 9】

請求項 1 6 乃至請求項 2 7 のいずれか 1 項において、前記センサー内蔵ディスプレイは E L 表示装置によって表示を行うことを特徴とする本人認証方法。

【請求項 3 0】

請求項 1 6 乃至請求項 2 7 のいずれか 1 項において、前記センサー内蔵ディスプレイのセンサーは密着型エリアセンサーであることを特徴とした本人認証方法。

【0 0 0 0】

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は本人認証システムまたは本人認証方法に関し、特に、センサー付ディスプレイを用いて、本人認証を行うことを特徴とした本人認証システムまたは本人認証方法である。

【0002】**【従来の技術】**

近年、携帯電話、携帯情報端末などの携帯通信装置を使用したインターネットによる、通信技術が急速に発展しつつある。従来のインターネットは、企業、家庭での据え置きパソコンに電話回線を接続し、通信をおこなっていた。しかし、現在では、携帯電話で、インターネットが簡単に出来るiモードが普及し、さまざまな情報交換が簡便に行われるようになった。

【0003】

本明細書で記述するのはインターネットと携帯通信装置を用いた本人認証システムに関するものである。

【0004】

従来の携帯電話装置の例を図16に示す。図16に示されるような従来の携帯電話装置は本体2601、音声出力部2602、音声入力部2603、表示部2604、操作スイッチ2605、アンテナ2606などによって構成されている。通常の電話をかける場合は液晶ディスプレイに相手先の電話番号や、電波の受信状態などが表示される。また、インターネットを使用する場合には、相手先の必要情報が表示されることになる。

【0005】

図16に示したような従来の携帯電話装置を用いて、インターネット上で金銭授受を行う場合、本人であることの確認が必要であるが、そのときは、あらかじめ相手先に登録した暗証番号を入力して、相手先とデータのやり取りを行い、確認を行っていた。

【0006】

図17に従来の本人認証のフローを示す。使用者はまず、要望する相手先とインターネットを介して接続を行う。次に、相手先の指定した条件下で、認証のた

めの数値（暗証番号）を携帯電話装置より入力する。数値を受け取った相手先は自分のところにあらかじめ登録された数値との照合を行い、合致するかどうかを確認する。ここで合致が見られれば、使用者は本人と確認され、要望する対応を得ることができる。

【 0 0 0 7 】

【発明が解決しようとする課題】

上記にて説明したような従来の携帯電話を用いた認証システムでは以下の課題があった。

- 1、本人であることの確認が難しい。暗証番号が本人以外の人間に漏洩した場合、悪用される可能性がある。
 - 2、本人確認が毎回、相手先との通信を介して行われるため、通信コストが上昇し、また、通話の断絶が発生すると、再確認が必要となる。
 - 3、キーボードの入力の手間が多い。
- という問題点がある。

【 0 0 0 8 】

【課題を解決するための手段】

本発明によって、
表示装置を有する本人認証システムにおいて、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証システムが提供される。

【 0 0 0 9 】

本発明によって、
表示装置を有する携帯通信装置を用いた本人認証システムにおいて、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証システムが提供される。

【 0 0 1 0 】

本発明によって、

センサー内蔵ディスプレイ有する携帯通信装置を用いた本人認証システムにおいて、

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はインターネットを介して、伝達されることを特徴とした本人認証システムが提供される。

【 0 0 1 1 】

本発明によって、

センサー内蔵ディスプレイを有する携帯通信装置を用いた本人認証システムにおいて

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はあらかじめ前記形態通信装置もしくは交信先に設定された必要度に応じて、伝達の要不要を判断し、必要な場合のみインターネットを介して伝達するを特徴とした本人認証システムが提供される。

【 0 0 1 2 】

本発明によって、

表示装置を有する本人認証方法において、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証方法が提供される。

【 0 0 1 3 】

本発明によって、

表示装置を有する携帯通信装置を用いた本人認証方法において、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証方法が提供される。

【 0 0 1 4 】

本発明によって、

センサー内蔵ディスプレイ有する携帯通信装置を用いた本人認証方法において

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果は

インターネットを介して、伝達されることを特徴とした本人認証方法が提供される。

【 0 0 1 5 】

本発明によって、

センサー内蔵ディスプレイを有する携帯通信装置を用いた本人認証方法において

前記センサーは使用者の生体情報を読み取り、本人認証をおこない、認証結果はあらかじめ前記形態通信装置もしくは交信先に設定された必要度に応じて、伝達の要不要を判断し、必要な場合のみインターネットを介して伝達するを特徴とした本人認証方法が提供される。

【 0 0 1 6 】

本人認証作業を前記携帯通信装置上の操作キーで制御することを特徴としても良い。

【 0 0 1 7 】

前記操作キーは使用者の利き手のみで制御できることを特徴としても良い。

【 0 0 1 8 】

前記操作キーは使用者の人差し指のみで制御できることを特徴としても良い。

【 0 0 1 9 】

前記操作キーは使用者の親指のみで制御できることを特徴としても良い。

【 0 0 2 0 】

本人認証は前記携帯通信装置の電源投入と同時に行われることを特徴としても良い。

【 0 0 2 1 】

使用者の前記生体情報として、掌紋（手相）または指紋を用いることを特徴としても良い。

【 0 0 2 2 】

前記掌紋は手ひらの全体、もしくは一部を使用することを特徴としても良

い。

【 0 0 2 3 】

前記センサー内蔵ディスプレイは自発光表示装置によって表示を行うことを特徴としていても良い。

【 0 0 2 4 】

前記センサー内蔵ディスプレイはE L表示装置によって表示を行うことを特徴としていても良い。

【 0 0 2 5 】

前記センサー内蔵ディスプレイのセンサーは密着型エリアセンサーであることを特徴としていても良い。

【 0 0 2 6 】

インターネットを介して伝達するのは認証結果のみで、認証作業のためのデータを伝達しないことを特徴としていても良い。

【 0 0 2 7 】

【発明の実施の形態】

本発明では、以上に述べた問題点を解決するための形態として、本人認証を暗証番号ではなく、使用者が持つ生体情報（指紋、掌紋などその人間が生まれつき持っている身体的な特徴情報）を識別し、本人認証に使用するものである。

また認証作業を相手先で行うのではなく、携帯通信装置自体で行うことにより、システムとしての簡便性を増すものである。

【 0 0 2 8 】

図 1 に本発明の本人認証システムの認証フローを示す。まず、キーボード上で生体情報収集を指示する。あらかじめプログラムされていれば、1つのキーを押すことによって、生体情報収集がはじめられるようにすることも容易に可能である。また、携帯通信装置の電源投入時に自動的に生体情報収集がはじめられるようにすることも可能である。

【 0 0 2 9 】

得られた生体情報はあらかじめ携帯通信装置の中の不揮発性メモリに蓄えられている本人の生体情報と比較される。ここで、2つの生体情報が合致すると判断

されれば、使用者は携帯通信装置の正しい所有者であると判断される。判断終了後、相手先に送信をおこなう。このとき、認証作業はすでに終了しているので、新たに相手先との間で認証作業をする必要はなく、携帯通信装置から認証は終了しているという情報を相手先は受け取るだけでよい。

【0030】

本実施の形態の本人認証システムに使用する形態通信装置が従来と異なるのは、従来の携帯電話のディスプレイが表示専用であるのに対し、本実施の形態の認証システムのディスプレイではセンサーを内蔵していることである。ここで用いるセンサーはエリアセンサーであり、使用者の生態情報を読み取るのに使用する。ここでいう生態情報とは、使用者が生まれつき持っている、身体上の固有の情報で、たとえば、指紋や手のひらの掌紋（手相）などである。

【0031】

次に本発明の携帯通信装置について述べる。図2に示すのは本発明の携帯通信装置であり、2701は表示用パネル、2702は操作用パネルである。表示用パネル2701と操作用パネル2702とは接続部2703において接続されている。そして接続部2703における、表示用パネル2701のセンサー内蔵ディスプレイ2704が設けられている面と操作用パネル2702の操作キー2706が設けられている面との角度 θ は、任意に変えることができる。

【0032】

表示用パネル2701はセンサー内蔵ディスプレイ2704を有している。また図2に示した携帯通信装置は電話としての機能を有しており、表示用パネル2701は音声出力部2705を有しており、音声は音声出力部2705から出力される。センサー内蔵ディスプレイ2704にはELディスプレイが用いられている。

【0033】

操作用パネル2702は操作キー2706、電源スイッチ2707、音声入力部2708を有している。なお図2では操作キー2706と電源スイッチ2707とを別個に設けたが、操作キー2706の中に電源スイッチ2707が含まれる構成にしても良い。音声入力部2708において、音声が入力される。

【 0 0 3 4 】

なお図 2 では表示用パネル 2 7 0 1 が音声出力部 2 7 0 5 を有し、操作用パネル 2 7 0 2 が音声入力部 2 7 0 8 を有しているが、本実施例はこの構成に限定されない。表示用パネル 2 7 0 1 が音声入力部 2 7 0 8 を有し、操作用パネルが音声出力部 2 7 0 5 を有していても良い。また音声出力部 2 7 0 5 と音声入力部 2 7 0 8 とが共に表示用パネル 2 7 0 1 に設けられていても良いし、音声出力部 2 7 0 5 と音声入力部 2 7 0 8 とが共に操作用パネル 2 7 0 2 に設けられていても良い。

【 0 0 3 5 】

図 3、図 4 を用いて、図 2 で示した携帯通信装置の使用方法について説明する。図 3 に示すように、本装置によって認証を行う場合には、手のひらを携帯通信装置に覆いかぶせるようにして使用する。認証はキーボードでキー操作を行うとともに、使用者の手相をセンサー付ディスプレイが読み取り、認証作業を行う。ここで手のひらは携帯装置を覆っているため、センシングにもちいられる光は、ディスプレイ内部より得る必要がある。よって、ディスプレイは有機 EL ディスプレイのように自発光のディスプレイが望ましい。図 1 8 に示すように、掌紋（手相）がセンサーによって読みとられる。

【 0 0 3 6 】

なお図 3 では操作キー 2 7 0 6 を人差し指で操作している例について示したが、図 4 に示すように、親指で操作キー 2 7 0 6 を操作することも可能である。なお操作キー 2 7 0 6 は操作用パネル 2 7 0 2 の側面に設けても良い。操作は片手（きき手）の人差し指のみ、または親指のみでも可能である。

【 0 0 3 7 】

【実施例】

以下に、本発明の実施例について説明する。

【 0 0 3 8 】

（実施例 1）

以下に本発明に用いるセンサー内蔵ディスプレイを有する携帯通信装置の実施例の構成と、その動作について説明する。

【 0 0 3 9 】

図 5 は本実施例の携帯通信装置のブロック図である。この携帯通信装置はアンテナ 6 0 1、送信受信回路 6 0 2、信号を圧縮伸張化、符号化する信号処理回路 6 0 3、制御用マイコン 6 0 4、フラッシュメモリ 6 0 5、キーボード 6 0 6、音声入力回路 6 0 7、音声出力回路 6 0 8、マイク 6 0 9、スピーカ 6 1 0などを有していることは従来と同じであるが、それに加えてセンサー内蔵ディスプレイ 6 1 1、照合回路部 6 1 2などを有している。

【 0 0 4 0 】

照合を行うときには、ディスプレイ内部のセンサーによって得られたアナログ画像情報は A/D コンバータ 6 1 3 によってデジタル信号に変換される。変換された信号は DSP (デジタルシグナルプロセッサ) 6 1 4 におくられ、信号処理を行われる。信号処理としては、手相をより判別しやすくするため、微分フィルタなどを用い映像の濃淡が変わるところを際立たせることが可能である。得られた手相データは DSP 6 1 4 内部で数値化し、比較回路 6 1 5 に送られる。比較回路 6 1 5 にはフラッシュメモリ 6 0 5 に記憶している基準データも呼び出され、2つのデータは比較照合される。

【 0 0 4 1 】

生体情報データを判別する方法としては、元になるデータと収集したデータのそれぞれの特徴を比較して照合する特徴照合方式と二つのデータを直接比較する画像マッチング方式があるが、どちらの方式を用いても問題はない。また基準データは 1 つだけではなく、手の向きを多少変えるなどして、複数の認証データを備えたほうがより確実な認証が可能となる。

【 0 0 4 2 】

ここで合致が見られれば、制御用マイコン 6 0 4 は認証信号を出力し、信号処理部 6 0 3、送受信回路 6 0 2、アンテナ 6 0 1 を介して、送信され、インターネットなどを通じて伝達される。

【 0 0 4 3 】

(実施例 2)

図 6 は本発明で使用するセンサー内蔵型ディスプレイの構造を示すブロック図で

ある。120はソース信号線駆動回路、122はゲート信号線駆動回路であり、共にスイッチング用TFT104及びEL駆動用TFT105の駆動を制御している。また121はセンサー用ソース信号線駆動回路、123はセンサー用ゲート信号線駆動回路であり、共にリセット用TFT110、バッファ用TFT111及び選択用TFT112の駆動を制御している。なお本明細書において、ソース信号線駆動回路120、ゲート信号線駆動回路122、センサー用ソース信号線駆動回路121、センサー用ゲート信号線駆動回路123を駆動部と呼ぶ。

【0044】

ソース信号線駆動回路120は、シフトレジスタ120a、ラッチ(A)120b、ラッチ(B)120cを有している。ソース信号線駆動回路120において、シフトレジスタ120aにクロック信号(CLK)およびスタートパルス(SP)が入力される。シフトレジスタ120aは、これらのクロック信号(CLK)およびスタートパルス(SP)に基づきタイミング信号を順に発生させ、後段の回路へタイミング信号を順次供給する。

【0045】

なおシフトレジスタ120aからのタイミング信号を、バッファ等(図示せず)によって緩衝増幅し、後段の回路へ緩衝増幅したタイミング信号を順次供給しても良い。タイミング信号が供給される配線には、多くの回路あるいは素子が接続されているために負荷容量(寄生容量)が大きい。この負荷容量が大きいため、生ずるタイミング信号の立ち上がりまたは立ち下がりの”鈍り”を防ぐために、このバッファが設けられる。

【0046】

図7にセンサー部101の回路図を示す。センサー部101はソース信号線S1～Sx、電源供給線V1～Vx、ゲート信号線G1～Gy、リセット用ゲート信号線RG1～RGy、センサー用ゲート信号線SG1～SGy、センサー出力配線SS1～SSx、センサー用電源線VBが設けられている。

【0047】

センサー部101は複数の画素102を有している。画素102は、ソース信号線S1～Sxのいずれか1つと、電源供給線V1～Vxのいずれか1つと、ゲ

ート信号線G 1～G yのいずれか1つと、リセット用ゲート信号線RG 1～RG yのいずれか1つと、センサー用ゲート信号線SG 1～SG yのいずれか1つと、センサー出力配線SS 1～SS xのいずれか1つと、センサー用電源線VBとを有している。

【0048】

センサー出力配線SS 1～SS xはそれぞれ定電流電源103__1～103__xに接続されている。

【0049】

図8に画素102の詳しい構成を示す。点線で囲まれた領域が画素102である。なお、ソース信号線Sは、ソース信号線S 1～S xのいずれか1つを意味する。また電源供給線Vは電源供給線V 1～V xのいずれか1つを意味する。またゲート信号線Gはゲート信号線G 1～G yのいずれか1つを意味する。またリセット用ゲート信号線RGはリセット用ゲート信号線RG 1～RG yのいずれか1つを意味する。またセンサー用ゲート信号線SGは、センサー用ゲート信号線SG 1～SG yのいずれか1つを意味する。またセンサー出力配線SSはセンサー出力配線SS 1～SS xのいずれか1つを意味する。

【0050】

画素102はスイッチング用TFT104、EL駆動用TFT105、EL素子106を有している。また図8では画素102にコンデンサ107が設けられているが、コンデンサ107を設けなくとも良い。

【0051】

EL素子106は陽極と陰極と、陽極と陰極との間に設けられたEL層とからなる。陽極がEL駆動用TFT105のソース領域またはドレイン領域と接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極がEL駆動用TFT105のソース領域またはドレイン領域と接続している場合、陽極が対向電極、陰極が画素電極である。

【0052】

スイッチング用TFT104のゲート電極はゲート信号線Gに接続されている。そしてスイッチング用TFT104のソース領域とドレイン領域は、一方がソ

ース信号線Sに、もう一方がEL駆動用TFT105のゲート電極に接続されている。

【0053】

EL駆動用TFT105のソース領域とドレイン領域は、一方が電源供給線Vに、もう一方がEL素子106に接続されている。コンデンサ107はEL駆動用TFT105のゲート電極と電源供給線Vとに接続して設けられている。

【0054】

さらに画素102は、リセット用TFT110、バッファ用TFT111、選択用TFT112、フォトダイオード113を有している。

【0055】

リセット用TFT110のゲート電極はリセット用ゲート信号線RGに接続されている。リセット用TFT110のソース領域はセンサー用電源線VBに接続されている。センサー用電源線VBは常に一定の電位（基準電位）に保たれている。またリセット用TFT110のドレイン領域はフォトダイオード113及びバッファ用TFT111のゲート電極に接続されている。

【0056】

図示しないが、フォトダイオード113はカソード電極と、アノード電極と、カソード電極とアノード電極の間に設けられた光電変換層とを有している。リセット用TFT110のドレイン領域は、具体的にはフォトダイオード113のアノード電極又はカソード電極に接続されている。

【0057】

バッファ用TFT111のドレイン領域はセンサー用電源線VBに接続されており、常に一定の基準電位に保たれている。そしてバッファ用TFT111のソース領域は選択用TFT112のソース領域又はドレイン領域に接続されている。

【0058】

選択用TFT112のゲート電極はセンサー用ゲート信号線SGに接続されている。そして選択用TFT112のソース領域とドレイン領域は、一方は上述したとおりバッファ用TFT111のソース領域に接続されており、もう一方はセ

ンサー出力配線 S S に接続されている。センサー出力配線 S S は定電流電源 1 0 3 (定電流電源 1 0 3 _ 1 ~ 1 0 3 _ x のいずれか 1 つ) に接続されており、常に一定の電流が流れている。

【 0 0 5 9 】

図 6 に示したシフトレジスタ 1 2 0 a からのタイミング信号は、ラッチ (A) 1 2 0 b に供給される。ラッチ (A) 1 2 0 b は、デジタル信号 (digital signals) を処理する複数のステージのラッチを有している。ラッチ (A) 1 2 0 b は、前記タイミング信号が入力されると同時に、デジタル信号を順次書き込み、保持する。

【 0 0 6 0 】

なお、ラッチ (A) 1 2 0 b にデジタル信号を取り込む際に、ラッチ (A) 1 2 0 b が有する複数のステージのラッチに、順にデジタル信号を入力しても良い。しかし本願発明はこの構成に限定されない。ラッチ (A) 1 2 0 b が有する複数のステージのラッチをいくつかのグループに分け、各グループごとに並行して同時にデジタル信号を入力する、いわゆる分割駆動を行っても良い。なおこのときのグループの数を分割数と呼ぶ。例えば 4 つのステージごとにラッチをグループに分けた場合、4 分割で分割駆動すると言う。

【 0 0 6 1 】

ラッチ (A) 1 2 0 b の全ステージのラッチへのデジタル信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。すなわち、ラッチ (A) 1 2 0 b 中で一番左側のステージのラッチにデジタル信号の書き込みが開始される時点から、一番右側のステージのラッチにデジタル信号の書き込みが終了する時点までの時間間隔がライン期間である。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

【 0 0 6 2 】

1 ライン期間が終了すると、ラッチ (B) 1 2 0 c にラッチシグナル (Latch Signal) が供給される。この瞬間、ラッチ (A) 1 2 0 b に書き込まれ保持されているデジタル信号は、ラッチ (B) 1 2 0 c に一斉に送出され、ラッチ (B) 1 2 0 c の全ステージのラッチに書き込まれ、保持される。

【 0 0 6 3 】

デジタル信号をラッチ (B) 1 2 0 c に送出し終えたラッチ (A) 1 2 0 b は、シフトレジスタ 1 2 0 a からのタイミング信号に基づき、再びデジタル信号の書き込みを順次行う。

【 0 0 6 4 】

この 2 順目の 1 ライン期間中には、ラッチ (B) 1 2 0 b に書き込まれ、保持されているデジタル信号がソース信号線 S 1 ~ S x に入力される。

【 0 0 6 5 】

一方、ゲート信号側駆動回路 1 2 2 は、それぞれシフトレジスタ、バッファ (いずれも図示せず) を有している。また場合によっては、ゲート信号側駆動回路 1 2 2 が、シフトレジスタ、バッファの他にレベルシフトを有していても良い。

【 0 0 6 6 】

ゲート信号側駆動回路 1 2 2 において、シフトレジスタ (図示せず) からのゲート信号がバッファ (図示せず) に供給され、対応するゲート信号線に供給される。ゲート信号線 G 1 ~ G y には、それぞれ 1 ライン分の画素のスイッチング用 T F T 1 0 4 のゲート電極が接続されており、1 ライン分全ての画素のスイッチング用 T F T 1 0 4 を同時にオンの状態にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【 0 0 6 7 】

なおソース信号線駆動回路とゲート信号線駆動回路の数、構成及びその動作は、本実施例で示した構成に限定されない。本発明のセンサー内蔵ディスプレイに用いられるエリアセンサーは、公知のソース信号線駆動回路及びゲート信号線駆動回路を用いることが可能である。

【 0 0 6 8 】

本実施例の構成は、実施例 1 と自由に組み合わせて実施することが可能である。

【 0 0 6 9 】

(実施例 3)

実施例 2 のセンサー部とは異なる構成を有するセンサー部の回路図を図 9 に示

す。センサー部 1 0 0 1 はソース信号線 S 1 ~ S x、電源供給線 V 1 ~ V x、ゲート信号線 G 1 ~ G y、リセット用ゲート信号線 R G 1 ~ R G y、センサー出力配線 S S 1 ~ S S x、センサー用電源線 V B が設けられている。

【 0 0 7 0 】

センサー部 1 0 0 1 は複数の画素 1 0 0 2 を有している。画素 1 0 0 2 は、ソース信号線 S 1 ~ S x のいずれか 1 つと、電源供給線 V 1 ~ V x のいずれか 1 つと、ゲート信号線 G 1 ~ G y のいずれか 1 つと、リセット用ゲート信号線 R G 1 ~ R G y のいずれか 1 つと、センサー出力配線 S S 1 ~ S S x のいずれか 1 つと、センサー用電源線 V B とを有している。

【 0 0 7 1 】

センサー出力配線 S S 1 ~ S S x はそれぞれ定電流電源 1 0 0 3 _ 1 ~ 1 0 0 3 _ x に接続されている。

【 0 0 7 2 】

画素 1 0 0 2 はスイッチング用 T F T 1 0 0 4、E L 駆動用 T F T 1 0 0 5、E L 素子 1 0 0 6 を有している。また図 9 では画素 1 0 0 2 にコンデンサ 1 0 0 7 が設けられているが、コンデンサ 1 0 0 7 を設けなくとも良い。さらに画素 1 0 0 2 は、リセット用 T F T 1 0 1 0、バッファ用 T F T 1 0 1 1、選択用 T F T 1 0 1 2、フォトダイオード 1 0 1 3 を有している。

【 0 0 7 3 】

E L 素子 1 0 0 6 は陽極と陰極と、陽極と陰極との間に設けられた E L 層とからなる。陽極が E L 駆動用 T F T 1 0 0 5 のソース領域またはドレイン領域と接続している場合、陽極が画素電極、陰極が対向電極となる。逆に陰極が E L 駆動用 T F T 1 0 0 5 のソース領域またはドレイン領域と接続している場合、陽極が対向電極、陰極が画素電極である。

【 0 0 7 4 】

スイッチング用 T F T 1 0 0 4 のゲート電極はゲート信号線 (G 1 ~ G y) に接続されている。そしてスイッチング用 T F T 1 0 0 4 のソース領域とドレイン領域は、一方がソース信号線 S に、もう一方が E L 駆動用 T F T 1 0 0 5 のゲート電極に接続されている。

【 0 0 7 5 】

EL駆動用TFT1005のソース領域とドレイン領域は、一方が電源供給線(V1~Vx)に、もう一方がEL素子1006に接続されている。コンデンサ1007はEL駆動用TFT1005のゲート電極と電源供給線(V1~Vx)とに接続して設けられている。

【 0 0 7 6 】

リセット用TFT1010のゲート電極はリセット用ゲート信号線(RG1~RGx)に接続されている。リセット用TFT1010のソース領域はセンサー用電源線VBに接続されている。センサー用電源線VBは常に一定の電位(基準電位)に保たれている。またリセット用TFT1010のドレイン領域はフォトダイオード1013及びバッファ用TFT1011のゲート電極に接続されている。

【 0 0 7 7 】

図示しないが、フォトダイオード1013はカソード電極と、アノード電極と、カソード電極とアノード電極の間に設けられた光電変換層とを有している。リセット用TFT1010のドレイン領域は、具体的にはフォトダイオード1013のアノード電極又はカソード電極に接続されている。

【 0 0 7 8 】

バッファ用TFT1011のドレイン領域はセンサー用電源線VBに接続されており、常に一定の基準電位に保たれている。そしてバッファ用TFT1011のソース領域は選択用TFT1012のソース領域又はドレイン領域に接続されている。

【 0 0 7 9 】

選択用TFT1012のゲート電極はゲート信号線(G1~Gx)に接続されている。そして選択用TFT1012のソース領域とドレイン領域は、一方は上述したとおりバッファ用TFT1011のソース領域に接続されており、もう一方はセンサー出力配線(SS1~SSx)に接続されている。センサー出力配線(SS1~SSx)は定電流電源1003(定電流電源1003__1~1003__x)にそれぞれ接続されており、常に一定の電流が流れている。

【 0 0 8 0 】

本実施例において、スイッチング用 T F T 1 0 0 4 及び選択用 T F T 1 0 1 2 の極性は同じである。つまり、スイッチング用 T F T 1 0 0 4 が n チャネル型 T F T の場合、選択用 T F T 1 0 1 2 も n チャネル型 T F T である。またスイッチング用 T F T 1 0 0 4 が p チャネル型 T F T の場合、選択用 T F T 1 0 1 2 も p チャネル型 T F T である。

【 0 0 8 1 】

そして本実施例のエリアセンサーのセンサー部は、図 7 に示したエリアセンサーと異なり、スイッチング用 T F T 1 0 0 4 のゲート電極と、選択用 T F T 1 0 1 2 のゲート電極が、共にゲート信号線 (G 1 ~ G x) に接続されていることである。よって本実施例のエリアセンサーの場合、各画素の有する E L 素子 1 0 0 6 の発光する期間は、サンプリング期間 (S T 1 ~ S T n) と同じ長さである。上記構成によって、本実施例のエリアセンサーは配線の数を図 7 の場合に比べて少なくすることができる。

【 0 0 8 2 】

なお本実施例のエリアセンサーも、センサー部 1 0 0 1 に画像を表示することは可能である。

【 0 0 8 3 】

本実施例の構成は、実施例 1 または実施例 2 と自由に組み合わせて実施することが可能である。

【 0 0 8 4 】

(実施例 4)

図 8 に本実施例のエリアセンサーの上面図を示す。1 3 0 はソース信号線駆動回路、1 3 2 はゲート信号線駆動回路である。また 1 3 1 はセンサー用ソース信号線駆動回路、1 3 3 はセンサー用ゲート信号線駆動回路である。本実施例ではソース信号線駆動回路とゲート信号線駆動回路とを 1 つずつ設けたが、本願発明はこの構成に限定されない。ソース信号線駆動回路を 2 つ設けても良い。また、ゲート信号線駆動回路を 2 つ設けても良い。

【 0 0 8 5 】

なお本明細書において、ソース信号線駆動回路 1 3 0、ゲート信号線駆動回路 1 3 2、センサー用ソース信号線駆動回路 1 3 1、センサー用ゲート信号線駆動回路 1 3 3 を駆動部と呼ぶ。

【 0 0 8 6 】

ソース信号線駆動回路 1 3 0 は、シフトレジスタ 1 3 0 a、レベルシフト 1 3 0 b、サンプリング回路 1 3 0 c を有している。なおレベルシフトは必要に応じて用いられ、必ずしも用いなくとも良い。また本実施例においてレベルシフトはシフトレジスタ 1 3 0 a とサンプリング回路 1 3 0 c との間に設ける構成としたが、本願発明はこの構成に限定されない。またシフトレジスタ 1 3 0 a の中にレベルシフト 1 3 0 b が組み込まれている構成にしても良い。

【 0 0 8 7 】

クロック信号 (C L K)、スタートパルス信号 (S P) がシフトレジスタ 1 3 0 a に入力される。シフトレジスタ 1 3 0 a からアナログの信号 (アナログ信号) をサンプリングするためのサンプリング信号が出力される。出力されたサンプリング信号はレベルシフト 1 3 0 b に入力され、その電位の振幅が大きくなって出力される。

【 0 0 8 8 】

レベルシフト 1 3 0 b から出力されたサンプリング信号は、サンプリング回路 1 3 0 c に入力される。そしてサンプリング回路 1 3 0 c に入力されるアナログ信号がサンプリング信号によってそれぞれサンプリングされ、ソース信号線 S 1 ~ S x に入力される。

【 0 0 8 9 】

一方、ゲート信号側駆動回路 1 3 2 は、それぞれシフトレジスタ、バッファ (いずれも図示せず) を有している。また場合によっては、ゲート信号側駆動回路 1 3 2 が、シフトレジスタ、バッファの他にレベルシフトを有していても良い。

【 0 0 9 0 】

ゲート信号側駆動回路 1 3 2 において、シフトレジスタ (図示せず) からのゲート信号がバッファ (図示せず) に供給され、対応するゲート信号線に供給される。ゲート信号線 G 1 ~ G y には、それぞれ 1 ライン分の画素のスイッチング用

T F T 1 0 4 のゲート電極が接続されており、1 ライン分全ての画素のスイッチング用 T F T 1 0 4 を同時にオンの状態にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【 0 0 9 1 】

なおソース信号線駆動回路とゲート信号線駆動回路の数、構成及びその動作は、本実施例で示した構成に限定されない。本発明のセンサー内蔵ディスプレイに用いられるエリアセンサーは、公知のソース信号線駆動回路及びゲート信号線駆動回路を用いることが可能である。

【 0 0 9 2 】

なお本実施例において、センサー部 1 0 1 は図 7 または図 9 に示した構成を有していても良い。

【 0 0 9 3 】

本実施例は実施例 1 または実施例 3 と自由に組み合わせて実施することが可能である。

(実施例 5)

本実施例では基板上にセンサー部の T F T を作製する方法について詳細に説明する。

【 0 0 9 4 】

まず、図 1 1 (A) に示すように、コーニング社の # 7 0 5 9 ガラスや # 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスから成る基板 7 0 0 上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜 7 0 1 を形成する。例えば、プラズマ C V D 法で SiH_4 、 NH_3 、 N_2O から作製される酸化窒化シリコン膜 7 0 2 a を 1 0 ~ 2 0 0 nm (好ましくは 5 0 ~ 1 0 0 nm) 形成し、同様に SiH_4 、 N_2O から作製される酸化窒化水素化シリコン膜 7 0 1 b を 5 0 ~ 2 0 0 nm (好ましくは 1 0 0 ~ 1 5 0 nm) の厚さに積層形成する。本実施例では下地膜 7 0 1 を 2 層構造として示したが、前記絶縁膜の単層膜または 2 層以上積層させた構造として形成しても良い。

【 0 0 9 5 】

島状半導体層 7 0 2 ~ 7 0 6 は、非晶質構造を有する半導体膜をレーザー結晶化法や公知の熱結晶化法を用いて作製した結晶質半導体膜で形成する。この島状半導体層 7 0 2 ~ 7 0 7 の厚さは 2 5 ~ 8 0 n m (好ましくは 3 0 ~ 6 0 n m) の厚さで形成する。結晶質半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム (S i G e) 合金などで形成すると良い。

【 0 0 9 6 】

レーザー結晶化法で結晶質半導体膜を作製するには、パルス発振型または連続発光型のエキシマレーザーや Y A G レーザー、Y V O₄ レーザーを用いる。これらのレーザーを用いる場合には、レーザー発振器から放射されたレーザー光を光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザーを用いる場合はパルス発振周波数 3 0 H z とし、レーザーエネルギー密度を 1 0 0 ~ 4 0 0 mJ/cm² (代表的には 2 0 0 ~ 3 0 0 mJ/cm²) とする。また、Y A G レーザーを用いる場合にはその第 2 高調波を用いパルス発振周波数 1 ~ 1 0 k H z とし、レーザーエネルギー密度を 3 0 0 ~ 6 0 0 mJ/cm² (代表的には 3 5 0 ~ 5 0 0 mJ/cm²) とすると良い。そして幅 1 0 0 ~ 1 0 0 0 μ m、例えば 4 0 0 μ m で線状に集光したレーザー光を基板全面に渡って照射し、この時の線状レーザー光の重ね合わせ率 (オーバーラップ率) を 8 0 ~ 9 8 % として行う。

【 0 0 9 7 】

次いで、島状半導体層 7 0 2 ~ 7 0 7 を覆うゲート絶縁膜 7 0 8 を形成する。ゲート絶縁膜 7 0 8 はプラズマ C V D 法またはスパッタ法を用い、厚さを 4 0 ~ 1 5 0 n m とし、シリコンを含む絶縁膜で形成する。本実施例では、1 2 0 n m の厚さで酸化窒化シリコン膜で形成する。勿論、ゲート絶縁膜 7 0 8 はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。例えば、酸化シリコン膜を用いる場合には、プラズマ C V D 法で T E O S (Tetraethyl Orthosilicate) と O₂ とを混合し、反応圧力 4 0 Pa、基板温度 3 0 0 ~ 4 0 0 °C とし、高周波 (1 3 . 5 6 M H z) 電力密度 0 . 5 ~ 0 . 8 W/cm² で放電させて形成することができる。このようにして作製される酸化シリコン膜は、その後 4 0 0 ~ 5 0 0 °C の熱アニールによ

リゲート絶縁膜として良好な特性を得ることができる。

【0098】

そして、ゲート絶縁膜708上にゲート電極を形成するための第1の導電膜709aと第2の導電膜709bとを形成する。本実施例では、第1の導電膜709aをTaで50～100nmの厚さに形成し、第2の導電膜709bをWで100～300nmの厚さに形成する。

【0099】

Ta膜はスパッタ法で形成し、TaのターゲットをArでスパッタする。この場合、Arに適量のXeやKrを加えると、Ta膜の内部応力を緩和して膜の剥離を防止することができる。また、 α 相のTa膜の抵抗率は $20\mu\Omega\text{cm}$ 程度でありゲート電極に使用することができるが、 β 相のTa膜の抵抗率は $180\mu\Omega\text{cm}$ 程度でありゲート電極とするには不向きである。 α 相のTa膜を形成するために、Taの α 相に近い結晶構造をもつ窒化タンタルを10～50nm程度の厚さでTaの下地に形成しておくことと α 相のTa膜を容易に得ることができる。

【0100】

W膜を形成する場合には、Wをターゲットとしたスパッタ法で形成する。その他に6フッ化タングステン(WF_6)を用いる熱CVD法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は $20\mu\Omega\text{cm}$ 以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度99.9999%のWターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成することにより、抵抗率9～ $20\mu\Omega\text{cm}$ を実現することができる。

【0101】

なお、本実施例では、第1の導電膜709aをTa、第2の導電膜709bをWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に

代表される半導体膜を用いてもよい。本実施例以外の他の組み合わせの一例は、第1の導電膜709aを窒化タンタル（Ta₂N₅）で形成し、第2の導電膜709bをWとする組み合わせ、第1の導電膜709aを窒化タンタル（Ta₂N₅）で形成し、第2の導電膜709bをAlとする組み合わせ、第1の導電膜709aを窒化タンタル（Ta₂N₅）で形成し、第2の導電膜709bをCuとする組み合わせで形成することが好ましい。

【0102】

次に、レジストによるマスク710～715を形成し、電極及び配線を形成するための第1のエッチング処理を行う。本実施例ではICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用い、エッチング用ガスにCF₄とCl₂を混合し、1Paの圧力でコイル型の電極に500WのRF（13.56MHz）電力を投入してプラズマを生成して行う。基板側（試料ステージ）にも100WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。CF₄とCl₂を混合した場合にはW膜及びTa膜とも同程度にエッチングされる。

【0103】

上記エッチング条件では、レジストによるマスクの形状に適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。テーパ部の角度は15～45°となる。ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。W膜に対する酸化窒化シリコン膜の選択比は2～4（代表的には3）であるので、オーバーエッチング処理により、酸化窒化シリコン膜が露出した面は20～50nm程度エッチングされることになる。こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層719～724（第1の導電層719a～724aと第2の導電層719b～724b）を形成する。718はゲート絶縁膜であり、第1の形状の導電層719～724で覆われない領域は20～50nm程度エッチングされ薄くなった領域が形成される。（図11（B））

【0104】

そして、第1のドーピング処理を行いn型を付与する不純物元素を添加する。

(図11(C)) ドーピングの方法はイオンドープ法若しくはイオン注入法で行えば良い。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} \text{ atoms/cm}^2$ とし、加速電圧を $60 \sim 100 \text{ keV}$ として行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いるが、ここではリン(P)を用いる。この場合、導電層719~724がn型を付与する不純物元素に対するマスクとなり、自己整合的に第1の不純物領域726~731が形成される。第1の不純物領域726~731には $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atomic/cm}^3$ の濃度範囲でn型を付与する不純物元素を添加する。

【0105】

次に、図11(D)に示すように第2のエッチング処理を行う。同様にICPエッチング法を用い、エッチングガスに CF_4 と Cl_2 と O_2 を混合して、1Paの圧力でコイル型の電極に500WのRF電力(13.56MHz)を供給し、プラズマを生成して行う。基板側(試料ステージ)には50WのRF(13.56MHz)電力を投入し、第1のエッチング処理に比べ低い自己バイアス電圧を印加する。このような条件によりW膜を異方性エッチングし、かつ、それより遅いエッチング速度で第1の導電層であるTaを異方性エッチングして第2の形状の導電層733~738(第1の導電層733a~738aと第2の導電層733b~738b)を形成する。732はゲート絶縁膜であり、第2の形状の導電層733~738で覆われない領域はさらに20~50nm程度エッチングされ薄くなった領域が形成される。

【0106】

W膜やTa膜の CF_4 と Cl_2 の混合ガスによるエッチング反応は、生成されるラジカルまたはイオン種と反応生成物の蒸気圧から推測することができる。WとTaのフッ化物と塩化物の蒸気圧を比較すると、Wのフッ化物である WF_6 が極端に高く、その他の WCl_5 、 TaF_5 、 TaCl_5 は同程度である。従って、 CF_4 と Cl_2 の混合ガスではW膜及びTa膜共にエッチングされる。しかし、この混合ガスに適量の O_2 を添加すると CF_4 と O_2 が反応してCOとFになり、FラジカルまたはFイオンが多量に発生する。その結果、フッ化物の蒸気圧が高いW

膜のエッチング速度が増大する。一方、 Ta は F が増大しても相対的にエッチング速度の増加は少ない。また、 Ta は W に比較して酸化されやすいので、 O_2 を添加することで Ta の表面が酸化される。 Ta の酸化物はフッ素や塩素と反応しないためさらに Ta 膜のエッチング速度は低下する。従って、 W 膜と Ta 膜とのエッチング速度に差を作ることが可能となり W 膜のエッチング速度を Ta 膜よりも大きくすることが可能となる。

【0107】

そして、図12(A)に示すように第2のドーピング処理を行う。この場合、第1のドーピング処理よりもドーズ量を下げて高い加速電圧の条件として n 型を付与する不純物元素をドーピングする。例えば、加速電圧を $70 \sim 120 \text{ keV}$ とし、 $1 \times 10^{13} / \text{cm}^2$ のドーズ量で行い、図11(C)で島状半導体層に形成された第1の不純物領域の内側に新たな不純物領域を形成する。ドーピングは、第2の形状の導電層733～738を不純物元素に対するマスクとして用い、第2の導電層733a～738aの下側の領域にも不純物元素が添加されるようにドーピングする。こうして、第2の導電層733a～738aと重なる第3の不純物領域739～744と、第1の不純物領域と第3の不純物領域との間の第2の不純物領域746～751とを形成する。 n 型を付与する不純物元素は、第2の不純物領域で $1 \times 10^{17} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ の濃度となるようにし、第3の不純物領域で $1 \times 10^{16} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ の濃度となるようにする。

【0108】

そして、図12(B)に示すように、 p チャネル型TFETを形成する島状半導体層704、707に一導電型とは逆の導電型の第4の不純物領域754～759を形成する。第2の導電層735b、738bを不純物元素に対するマスクとして用い、自己整合的に不純物領域を形成する。このとき、 n チャネル型TFETを形成する島状半導体層702、703、706の全面と705の一部は、レジストマスク752～754で被覆しておく。不純物領域754a、b、c～757a、b、cには異なる濃度でリンが添加されているが、ジボラン(B_2H_6)を用いたイオンドープ法で形成し、そのいずれの領域においても不純物濃度を $2 \times 10^{20} \sim 2 \times 10^{21} \text{ atoms/cm}^3$ となるようにする。

【 0 1 0 9 】

以上までの工程でそれぞれの島状半導体層に不純物領域が形成される。島状半導体層と重なる第2の導電層 7 3 3 ~ 7 3 8 がゲート電極として機能する。

【 0 1 1 0 】

レジストマスク 7 5 2 ~ 7 5 4 を除去した後、導電型の制御を目的として図 1 2 (C) に示すように、それぞれの島状半導体層に添加された不純物元素を活性化する工程を行う。この工程はファーンেসアニール炉を用いる熱アニール法で行う。その他に、レーザーアニール法、またはラピッドサーマルアニール法 (R T A 法) を適用することができる。熱アニール法では酸素濃度が 1 p p m 以下、好ましくは 0. 1 p p m 以下の窒素雰囲気中で 4 0 0 ~ 7 0 0 °C、代表的には 5 0 0 ~ 6 0 0 °C で行うものであり、本実施例では 5 0 0 °C で 4 時間の熱処理を行う。ただし、7 3 3 ~ 7 3 8 に用いた配線材料が熱に弱い場合には、配線等を保護するため層間絶縁膜 (シリコンを主成分とする) を形成した後で活性化を行うことが好ましい。

【 0 1 1 1 】

さらに、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 4 5 0 °C で 1 ~ 1 2 時間の熱処理を行い、島状半導体層を水素化する工程を行う。この工程は熱的に励起された水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い。

【 0 1 1 2 】

次いで、第1の層間絶縁膜 7 6 0 は酸化窒化シリコン膜から 1 0 0 ~ 2 0 0 n m の厚さで形成する。その上に有機絶縁物材料から成る第2の層間絶縁膜 7 6 1 を形成する。次いで、コンタクトホールを形成するためのエッチング工程を行う。

【 0 1 1 3 】

そして、島状半導体層のソース領域とコンタクトを形成するソース配線 7 6 2 ~ 7 6 7、ドレイン領域とコンタクトを形成するドレイン配線 7 6 8 ~ 7 7 3 を形成する。図示していないが、本実施例ではこの電極を、T i 膜を 1 0 0 n m、

Tiを含むAl膜300nm、Ti膜150nmをスパッタ法で連続して形成した3層構造の電極として用いた(図13(A))。

【0114】

そして、ソース配線762~767と、ドレイン配線768~773と、第2の層間絶縁膜761を覆ってパッシベーション膜774を形成した。パッシベーション膜774は、窒化珪素膜で50nmの厚さで形成した。さらに、有機樹脂からなる第3の層間絶縁膜775を約1000nmの厚さに形成した。有機樹脂膜としては、ポリイミド、アクリル、ポリイミドアミド等を使用することができる。有機樹脂膜を用いることの利点は、成膜方法が簡単である点や、比誘電率が低いので、寄生容量を低減できる点、平坦性に優れる点などが上げられる。なお上述した以外の有機樹脂膜を用いることもできる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、300℃で焼成して形成した。

【0115】

次に、第3の層間絶縁膜775及びパッシベーション膜774に、ドレイン配線773、771に達するコンタクトホールを形成し、画素電極776、センサー用配線777を形成する。本実施例では酸化インジウム・スズ(ITO)膜を110nmの厚さに形成し、パターニングを行ってセンサー用配線777及び画素電極776を同時に形成する。また、酸化インジウムに2~20%の酸化亜鉛(ZnO)を混合した透明導電膜を用いても良い。この画素電極776がEL素子の陽極となる(図13(B))。

【0116】

次に、樹脂材料でなるバンク778を形成する。バンク778は1~2μm厚のアクリル膜またはポリイミド膜をパターニングして形成すれば良い。このバンク778は画素と画素との間にストライプ状に形成される。本実施例では、バンク778はソース配線776上に沿って形成しているが、ゲート配線(図示せず)上に沿って形成しても良い。なおバンク778を形成している樹脂材料に顔料等を混ぜ、バンク778を遮蔽膜として用いても良い。

【0117】

またバンク778を形成する際に同時に、画素電極776の、ドレイン配線7

73に達するコンタクトホール上に、画素電極776上に形成されるEL層を平坦化するための平坦化部を形成しても良い。

【0118】

次に、EL層779及び陰極(MgAg電極)780を、真空蒸着法を用いて大気解放しないで連続形成する。なお、EL層779の膜厚は800～200nm(典型的には100～120nm)、陰極780の厚さは180～300nm(典型的には200～250nm)とすれば良い。なお、本実施例では一画素しか図示されていないが、このとき同時に赤色に発光するEL層、緑色に発光するEL層及び青色に発光するEL層が形成される。

【0119】

この工程では、赤色に対応する画素、緑色に対応する画素及び青色に対応する画素に対して順次EL層779及び陰極780を形成する。但し、EL層779は溶液に対する耐性に乏しいためフォトリソグラフィ技術を用いずに各色個別に形成しなくてはならない。そこでメタルマスクを用いて所望の画素以外を隠し、必要箇所だけ選択的にEL層779及び陰極780を形成するのが好ましい。

【0120】

即ち、まず赤色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて赤色発光のEL層及び陰極を選択的に形成する。次いで、緑色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて緑色発光のEL層及び陰極を選択的に形成する。次いで、同様に青色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて青色発光のEL層及び陰極を選択的に形成する。なお、ここでは全て異なるマスクを用いるように記載しているが、同じマスクを使いまわしても構わない。また、全画素にEL層及び陰極を形成するまで真空を破らずに処理することが好ましい。

【0121】

なお、本実施例ではEL層779を発光層のみからなる単層構造とするが、EL層は発光層の他に正孔輸送層、正孔注入層、電子輸送層、電子注入層等を有していても構わない。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。EL層779としては公知の材料を用いる

ことができる。公知の材料としては、E L 駆動電圧を考慮すると有機材料を用いるのが好ましい。また、本実施例ではE L 素子の陰極としてM g A g 電極を用いた例を示すが、公知の他の材料を用いることが可能である。

【0 1 2 2】

こうして図1 3 (C) に示すような構造のセンサー基板が完成する。なお、バンク7 7 8 を形成した後、陰極7 8 0 を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の薄膜形成装置を用いて、大気解放せずに連続的に処理することは有効である。

【0 1 2 3】

なお本実施例ではセンサー部が有するT F T の作製行程について説明したが、駆動部が有するT F T も上述したプロセスを参照して、同時に基板上に形成しても良い。

【0 1 2 4】

7 8 1 はバッファ用T F T、7 8 2 は選択用T F T、7 8 3 はリセット用T F T、7 8 4 はフォトダイオード、7 8 5 はスイッチング用T F T、7 8 6 はE L 駆動用T F Tに相当する。

【0 1 2 5】

本実施例ではスイッチング用T F T 7 8 5 をシングルゲート構造としているが、ダブルゲート構造でも構わないし、トリプルゲート構造やそれ以上のゲート本数を持つマルチゲート構造でも構わない。スイッチング用T F T 7 8 5 をダブルゲート構造とすることで、実質的に二つのT F T が直列された構造となり、オフ電流値を低減することができるという利点がある。

【0 1 2 6】

なお本実施例においてフォトダイオード7 8 4 上に設けられているゲート電極7 3 6 は、フォトダイオード7 8 4 に光が照射されていない時に、カソード電極7 8 7 とアノード電極7 8 8 の間に設けられた光電変換層7 8 9 に電流が流れないような電位に常に保たれている。

【0 1 2 7】

本実施例においてバッファ用T F T 7 8 1 と、選択用T F T 7 8 2 と、スイッ

チング用 T F T 7 8 5 は n チャンネル型 T F T であり、それぞれチャンネル形成領域 8 0 1 ~ 8 0 3、第 1 のゲート電極 7 3 3 a、7 3 4 a、7 3 7 a と重なる第 3 の不純物領域 8 0 4 ~ 8 0 6 (L o v 領域)、第 1 のゲート電極 7 3 3 a、7 3 4 a、7 3 7 a の外側に形成される第 2 の不純物領域 8 0 7 ~ 8 0 9 (L o f f 領域) とソース領域またはドレイン領域として機能する第 1 の不純物領域 8 1 0 ~ 8 1 2 を有している。

【 0 1 2 8 】

また本実施例において、リセット用 T F T 7 8 3、E L 駆動用 T F T 7 8 6 は p チャンネル型 T F T であり、それぞれチャンネル形成領域 8 1 3、8 1 4、第 1 のゲート電極 7 3 5 a、7 3 8 a と重なる第 4 の不純物領域 8 1 5、8 1 6、第 1 のゲート電極 7 3 5 a、7 3 8 a の外側に形成される第 5 の不純物領域 8 1 7、8 1 8、ソース領域またはドレイン領域として機能する第 6 の不純物領域 8 1 9、8 2 0 を有している。

【 0 1 2 9 】

なお、実際には図 1 3 (C) まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム (ラミネートフィルム、紫外線硬化樹脂フィルム等) や透光性のシーリング材でパッケージング (封入) することが好ましい。その際、シーリング材の内部を不活性雰囲気にしたり、内部に吸湿性材料 (例えば酸化バリウム) を配置したりすると E L 素子の信頼性が向上する。

【 0 1 3 0 】

また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ (フレキシブルプリントサーキット : F P C) を取り付けて製品として完成する。このような出荷できるまでの状態を本明細書中ではエリアセンサという。

【 0 1 3 1 】

なお、本発明は上述した作製方法に限定されず、公知の方法を用いて作製することが可能である。また本実施例は、実施例 1 ~ 実施例 4 と自由に組み合わせて実施することが可能である。

【 0 1 3 2 】

(実施例 6)

本実施例は本発明を使用する状況を述べるものである。本人認証が生体情報までの高度な認証が不要な場合は本発明を使用しないこともありえる。小額の金銭移動などの場合は必ずしも必要ではない。

【0133】

このため、認証の有無が選択できること、たとえば金銭が高額な移動が伴う場合のみに選択的に認証が出来るようにすることも可能である。取引先の状況に合わせて使用することや、あらかじめ携帯情報装置の制御マイコン上に判定基準を設定しておき、数値が一定値を超えた場合のみ使用することが可能である。また、認証結果を必要な場合のみ認証結果をインターネットで伝達することも可能である。

【0134】

なお、本実施例は、実施例 1 ～実施例 5 と自由に組み合わせて実施することが可能である。

【0135】

(実施例 7)

本実施例では、本発明のセンサー内蔵ディスプレイに用いられる EL (エレクトロルミネセンス) ディスプレイ (エリアセンサー) を作製した例について説明する。なお、図 14 (A) は本発明の EL 表示装置の上面図であり、図 14 (B) はその断面図である。

【0136】

図 14 (A)、(B) において、4001 は基板、4002 は画素部、4003 はソース側駆動回路、4004 はゲート側駆動回路であり、それぞれの駆動回路は配線 4005 を経て FPC (フレキシブルプリントサーキット) 4006 に至り、外部機器へと接続される。

【0137】

このとき、画素部 4002、ソース側駆動回路 4003 及びゲート側駆動回路 4004 を囲むようにして第 1 シール材 4101、カバー材 4102、充填材 4103 及び第 2 シール材 4104 が設けられている。

【 0 1 3 8 】

図 1 4 (B) は図 1 4 (A) を A - A ' で切断した断面図に相当し、基板 4 0 0 1 の上にフォトダイオード 4 2 0 1 及び画素部 4 0 0 2 に含まれる E L 駆動用 T F T (E L 素子への電流を制御する T F T) 4 2 0 2 が形成されている。

【 0 1 3 9 】

E L 駆動用 T F T 4 2 0 2 には公知の方法で作製された p チャネル型 T F T が用いられる。また、画素部 4 0 0 2 には E L 駆動用 T F T 4 2 0 2 のゲートに接続された保持容量 (図示せず) が設けられる。

【 0 1 4 0 】

フォトダイオード 4 2 0 1 及び E L 駆動用 T F T 4 2 0 2 の上には樹脂材料でなる層間絶縁膜 (平坦化膜) 4 3 0 1 が形成され、その上に E L 駆動用 T F T 4 2 0 2 のドレインと電氣的に接続する画素電極 (陽極) 4 3 0 2 が形成される。画素電極 4 3 0 2 としては仕事関数の大きい透明導電膜が用いられる。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

【 0 1 4 1 】

そして、画素電極 4 3 0 2 の上には絶縁膜 4 3 0 3 が形成され、絶縁膜 4 3 0 3 は画素電極 4 3 0 2 の上に開口部が形成されている。この開口部において、画素電極 4 3 0 2 の上には E L (エレクトロルミネッセンス) 層 4 3 0 4 が形成される。E L 層 4 3 0 4 は公知の有機 E L 材料または無機 E L 材料を用いることができる。また、有機 E L 材料には低分子系 (モノマー系) 材料と高分子系 (ポリマー系) 材料があるがどちらを用いても良い。

【 0 1 4 2 】

E L 層 4 3 0 4 の形成方法は公知の蒸着技術もしくは塗布法技術を用いれば良い。また、E L 層の構造は正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層を自由に組み合わせて積層構造または単層構造とすれば良い。

【 0 1 4 3 】

E L 層 4 3 0 4 の上には遮光性を有する導電膜 (代表的にはアルミニウム、銅

もしくは銀を主成分とする導電膜またはそれらと他の導電膜との積層膜) からなる陰極 4 3 0 5 が形成される。また、陰極 4 3 0 5 と E L 層 4 3 0 4 の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中で両者を連続成膜するか、E L 層 4 3 0 4 を窒素または希ガス雰囲気中で形成し、酸素や水分に触れさせないまま陰極 4 3 0 5 を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式(クラスターツール方式)の成膜装置を用いることで上述のような成膜を可能とする。

【0 1 4 4】

そして陰極 4 3 0 5 は 4 3 0 6 で示される領域において配線 4 0 0 5 に電氣的に接続される。配線 4 0 0 5 は陰極 4 3 0 5 に所定の電圧を与えるための配線であり、異方導電性フィルム 4 3 0 7 を介して F P C 4 0 0 6 に電氣的に接続される。

【0 1 4 5】

以上のようにして、画素電極(陽極) 4 3 0 2、E L 層 4 3 0 4 及び陰極 4 3 0 5 からなる E L 素子が形成される。この E L 素子は、第 1 シール材 4 1 0 1 及び第 1 シール材 4 1 0 1 によって基板 4 0 0 1 に貼り合わされたカバー材 4 1 0 2 で囲まれ、充填材 4 1 0 3 により封入されている。

【0 1 4 6】

カバー材 4 1 0 2 としては、ガラス材、金属材(代表的にはステンレス材)、セラミックス材、プラスチック材(プラスチックフィルムも含む)を用いることができる。プラスチック材としては、FRP(Fiberglass-Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルを PVF フィルムやマイラーフィルムで挟んだ構造のシートを用いることもできる。

【0 1 4 7】

但し、E L 素子からの光の放射方向がカバー材側に向かう場合にはカバー材は透明でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透明物質を用いる。

【 0 1 4 8 】

また、充填材 4 1 0 3 としては紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。この充填材 4 1 0 3 の内部に吸湿性物質（好ましくは酸化バリウム）もしくは酸素を吸着しうる物質を設けておくとEL素子の劣化を抑制できる。

【 0 1 4 9 】

また、充填材 4 1 0 3 の中にスペーサを含有させてもよい。このとき、スペーサを酸化バリウムで形成すればスペーサ自体に吸湿性をもたせることが可能である。また、スペーサを設けた場合、スペーサからの圧力を緩和するバッファ層として陰極 4 3 0 5 上に樹脂膜を設けることも有効である。

【 0 1 5 0 】

また、配線 4 0 0 5 は異方導電性フィルム 4 3 0 7 を介してFPC 4 0 0 6 に電氣的に接続される。配線 4 0 0 5 は画素部 4 0 0 2、ソース側駆動回路 4 0 0 3 及びゲート側駆動回路 4 0 0 4 に送られる信号をFPC 4 0 0 6 に伝え、FPC 4 0 0 6 により外部機器と電氣的に接続される。

【 0 1 5 1 】

また、本実施例では第1シール材 4 1 0 1 の露呈部及びFPC 4 0 0 6 の一部を覆うように第2シール材 4 1 0 4 を設け、EL素子を徹底的に外気から遮断する構造となっている。こうして図 1 4 （B）の断面構造を有するEL表示装置となる。

（実施例 8）

本実施例では、本発明で用いられるEL（エレクトロルミネセンス）表示装置の図 1 5 とは異なる例について説明する。なお、図 1 5 （A）は本発明のEL表示装置の上面図であり、図 1 5 （B）はその断面図である。なお図 1 5 で既に示したものは同じ符号を用いる。

【 0 1 5 2 】

図 1 5 （A）、（B）において 4 5 0 1 はカバー層であり、画素部 4 0 0 2、

ソース側駆動回路 4 0 0 3 及びゲート側駆動回路 4 0 0 4 を覆うように、基板 4 0 0 1 上に形成されている。

【 0 1 5 3 】

図 1 5 (B) は図 1 5 (A) を A - A ' で切断した断面図に相当し、フォトダイオード 4 2 0 1 及び E L 駆動用 T F T 4 2 0 2 の上には樹脂材料でなる層間絶縁膜 (平坦化膜) 4 3 0 1 が形成され、その上に E L 駆動用 T F T 4 2 0 2 のドレインと電氣的に接続する画素電極 (陽極) 4 3 0 2 が形成される。

【 0 1 5 4 】

そして、画素電極 4 3 0 2 の上には絶縁膜 4 3 0 3 が形成され、絶縁膜 4 3 0 3 は画素電極 4 3 0 2 の上に開口部が形成されている。この開口部において、画素電極 4 3 0 2 の上には E L (エレクトロルミネッセンス) 層 4 3 0 4 が形成される。 E L 層 4 3 0 4 は公知の有機 E L 材料または無機 E L 材料を用いることができる。また、有機 E L 材料には低分子系 (モノマー系) 材料と高分子系 (ポリマー系) 材料があるがどちらを用いても良い。

【 0 1 5 5 】

E L 層 4 3 0 4 の形成方法は公知の蒸着技術もしくは塗布法技術を用いれば良い。また、 E L 層の構造は正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層を自由に組み合わせて積層構造または単層構造とすれば良い。

【 0 1 5 6 】

E L 層 4 3 0 4 の上には遮光性を有する導電膜 (代表的にはアルミニウム、銅もしくは銀を主成分とする導電膜またはそれらと他の導電膜との積層膜) からなる陰極 4 3 0 5 が形成される。また、陰極 4 3 0 5 と E L 層 4 3 0 4 の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、真空中で両者を連続成膜するか、 E L 層 4 3 0 4 を窒素または希ガス雰囲気中で形成し、酸素や水分に触れさせないまま陰極 4 3 0 5 を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式 (クラスターツール方式) の成膜装置を用いることで上述のような成膜を可能とする。

【 0 1 5 7 】

本実施例では、陰極 4 3 0 5 上にバリア層 4 5 0 1 を形成する。本実施例では

バリア層 4 5 0 1 として Si が添加された DLC (Diamond like carbon) 膜を用いたが、本実施例はこれに限定されない。Si が添加された DLC 膜の他に、酸化タンタル、窒化珪素、窒化アルミニウム、炭化珪素、DLC 膜も用いることが可能である。

【 0 1 5 8 】

EL 層は熱に弱いので、陰極及びバリア層はなるべく低温で（好ましくは室温から 1 2 0 °C までの温度範囲）で成膜するのが望ましい。本実施例ではバリア層 4 5 0 1 はプラズマ CVD 法を用いて室温で形成するが、スパッタリング法を用いて形成することもできる。プラズマ CVD 法を用いてバリア層を形成することで、EL 層、陰極及びバリア層をマルチチャンバー内において連続形成することが可能である。バリア層の厚さは 1.0 nm ~ 1 0 0 nm であることが好ましく、本実施例ではバリア層 4 5 0 1 を 5 0 nm の厚さに形成した。

【 0 1 5 9 】

バリア層 4 5 0 1 を形成したら、バリア層 4 5 0 1 の上に有機樹脂からなるカバー層 4 5 0 2 を形成する。なお、有機樹脂を溶媒に溶かしたり、有機樹脂自体の粘度を適度に調節して有機樹脂液を作製した後、これを材料室に備えて電解塗布法により塗布し、カバー層 4 5 0 2 を形成する。このとき有機樹脂液の粘性は、 $1 \times 10^{-3} \sim 3 \times 10^{-2} \text{ Pa} \cdot \text{s}$ であることが望ましい。

【 0 1 6 0 】

またこの時、カバー層を形成する有機樹脂液の内部に酸化バリウムといった吸湿剤や酸化防止剤を添加しておくことで、EL 素子の劣化を促進する水分や酸素が EL 層の中に進入するのを防ぐことができる。

【 0 1 6 1 】

そして陰極 4 3 0 5 は 4 3 0 6 で示される領域において配線 4 0 0 5 に電氣的に接続される。配線 4 0 0 5 は陰極 4 3 0 5 に所定の電圧を与えるための配線であり、異方導電性フィルム 4 3 0 7 を介して FPC 4 0 0 6 に電氣的に接続される。

【 0 1 6 2 】

カバー材 4 1 0 2 としては、ガラス材、金属材（代表的にはステンレス材）、

セラミックス材、プラスチック材（プラスチックフィルムも含む）を用いることができる。プラスチック材としては、FRP（Fiberglass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやマイラーフィルムで挟んだ構造のシートを用いることもできる。

【0163】

但し、EL素子からの光の放射方向がカバー材側に向かう場合にはカバー材は透明でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透明物質を用いる。

【0164】

また、カバー層4502の中にスペーサを含有させてもよい。このとき、スペーサを酸化バリウムで形成すればスペーサ自体に吸湿性をもたせることが可能である。また、スペーサを設けた場合、スペーサからの圧力を緩和するバッファ層として陰極4305上に樹脂膜を設けることも有効である。

【0165】

また、配線4005は異方導電性フィルム4307を介してFPC4006に電氣的に接続される。配線4005は画素部4002、ソース側駆動回路4003及びゲート側駆動回路4004に送られる信号をFPC4006に伝え、FPC4006により外部機器と電氣的に接続される。

【0166】

また、本実施例では第1シール材4101の露呈部及びFPC4006の一部を覆うように第2シール材4104を設け、EL素子を徹底的に外気から遮断する構造となっている。こうして図15（B）の断面構造を有するEL表示装置となる。

【0167】

【発明の効果】

本発明の形態通信装置は、装置内部のセンサーに機能により本人認証が可能であり、従来の数値入力（暗証番号）を入力する認証作業に対して、高信頼性、簡易

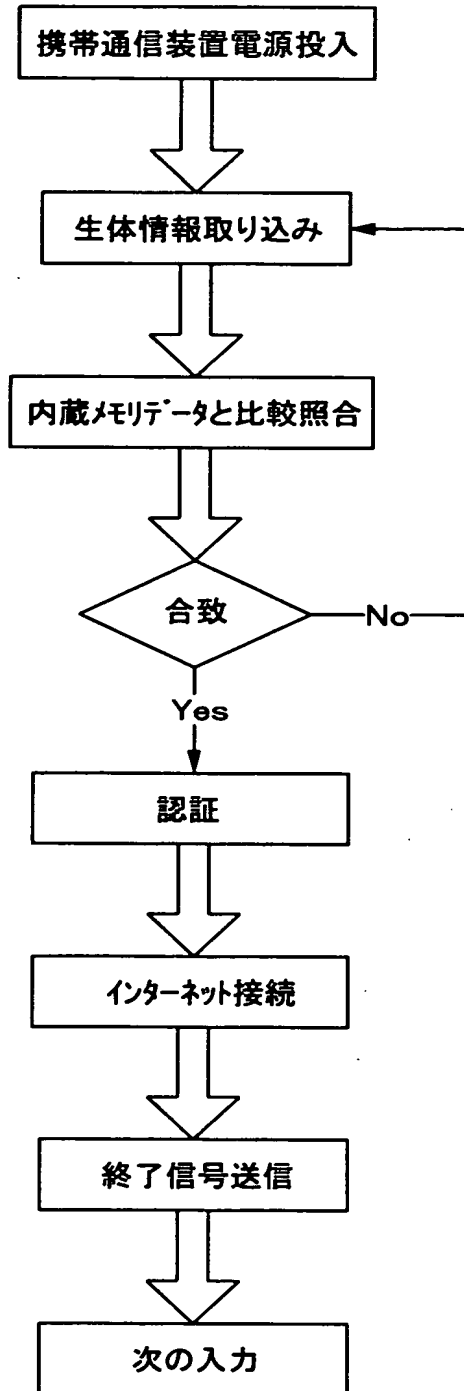
性を有することが可能である。

【図面の簡単な説明】

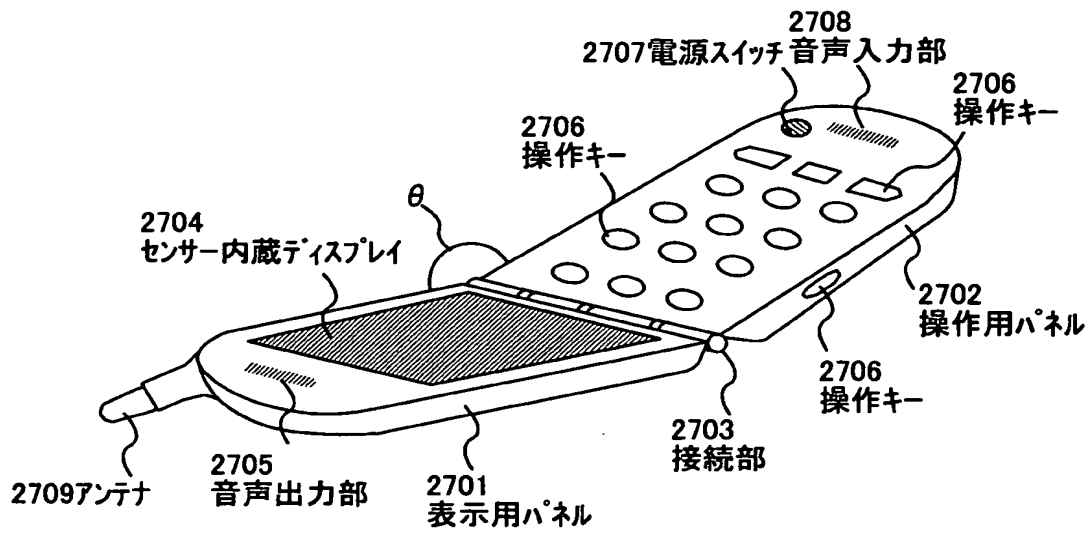
- 【図 1】 本発明の本人認証システムの認証フロー。
- 【図 2】 本発明の携帯通信装置の外観図。
- 【図 3】 本発明の携帯通信装置の使用方法について示した図。
- 【図 4】 本発明の携帯通信装置の使用方法について示した図。
- 【図 5】 センサー内蔵型ディスプレイの構造を示すブロック図。
- 【図 6】 センサー内蔵型ディスプレイの構造を示すブロック図。
- 【図 7】 センサー部の回路図。
- 【図 8】 画素の回路図。
- 【図 9】 センサー部の回路図。
- 【図 10】 センサー内蔵型ディスプレイの構造を示すブロック図。
- 【図 11】 センサー内蔵型ディスプレイの作製行程を示す図。
- 【図 12】 センサー内蔵型ディスプレイの作製行程を示す図。
- 【図 13】 センサー内蔵型ディスプレイの作製行程を示す図。
- 【図 14】 センサー内蔵型ディスプレイの外観図及び断面図。
- 【図 15】 センサー内蔵型ディスプレイの外観図及び断面図。
- 【図 16】 従来 of 携帯電話の図。
- 【図 17】 従来 of 本人認証のフロー。
- 【図 18】 読み取る掌紋の位置を示す図。

【書類名】 図面

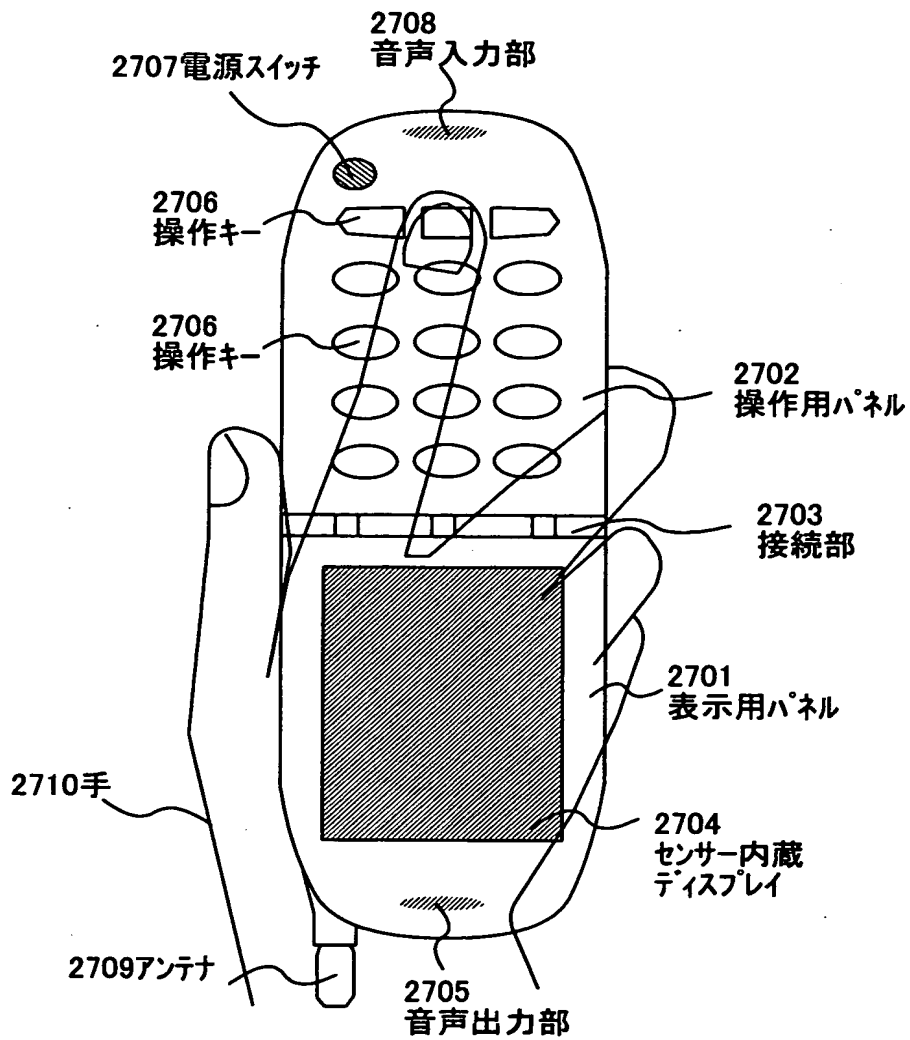
【図 1】



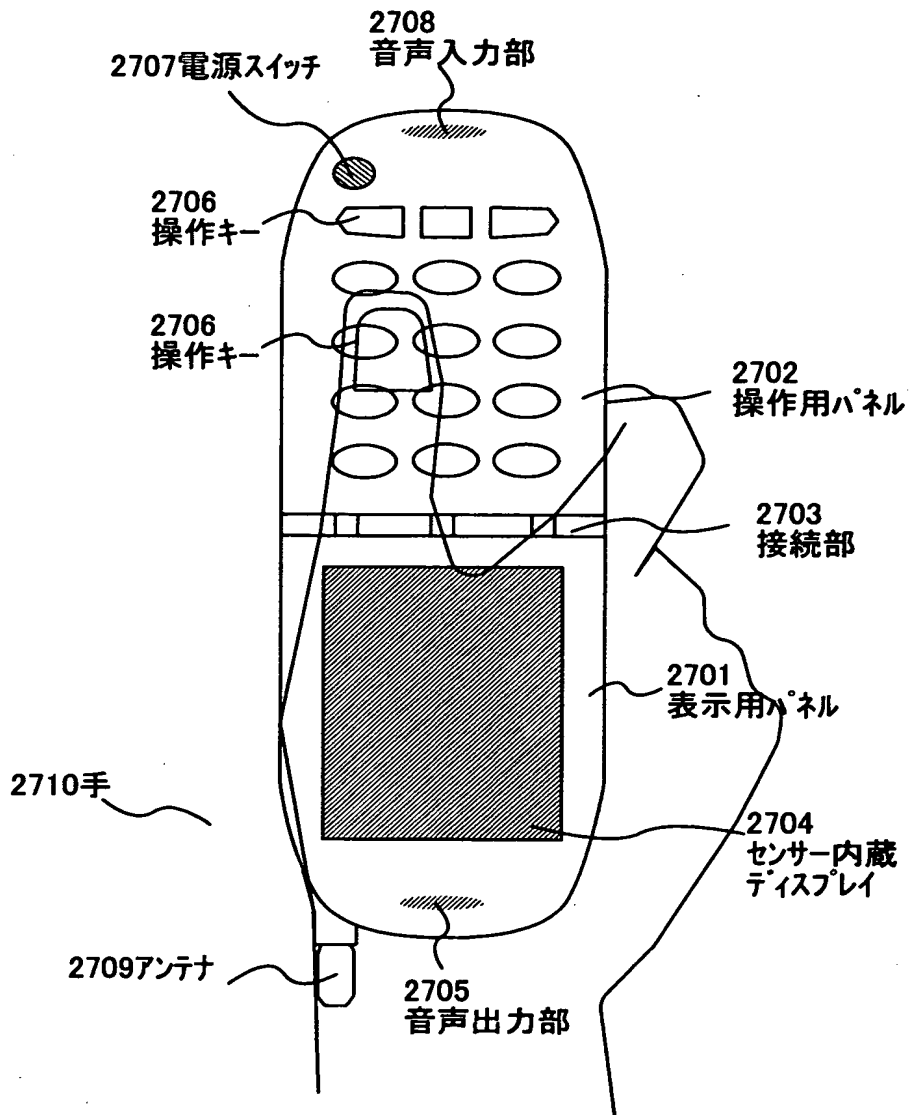
【図 2】



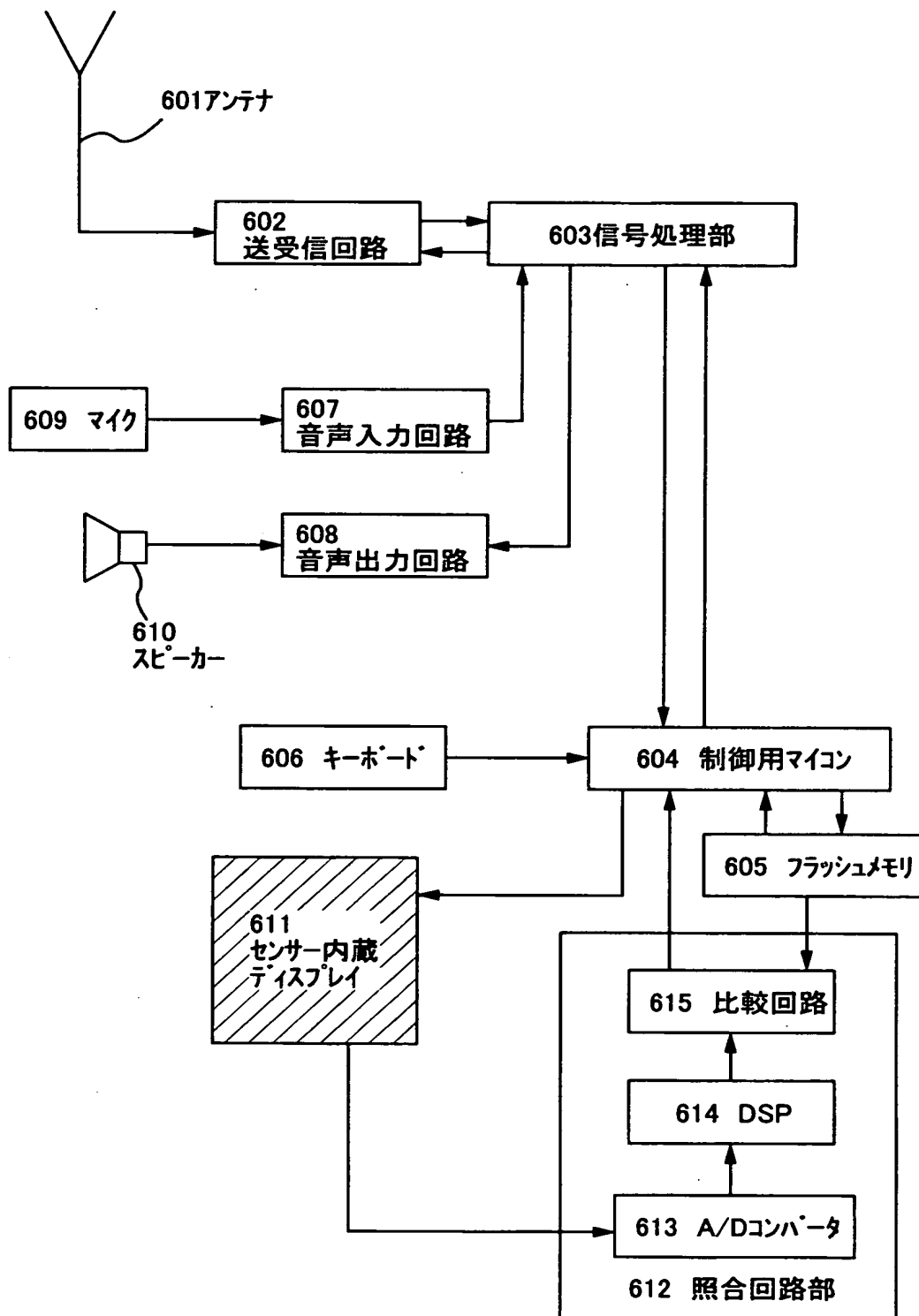
【図 3】



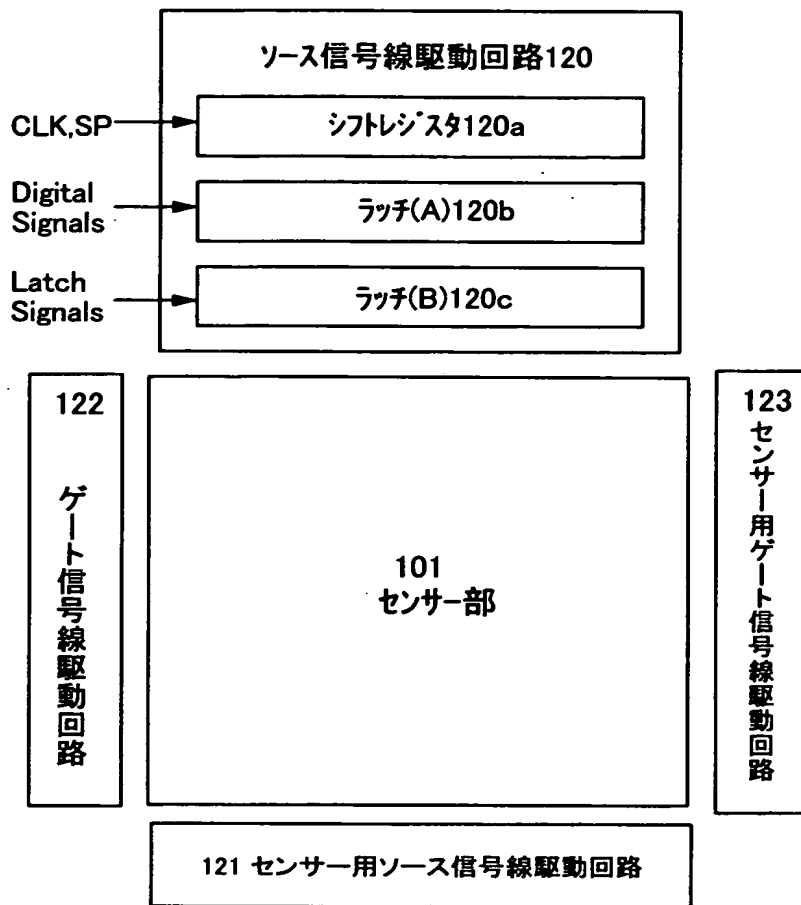
【図4】



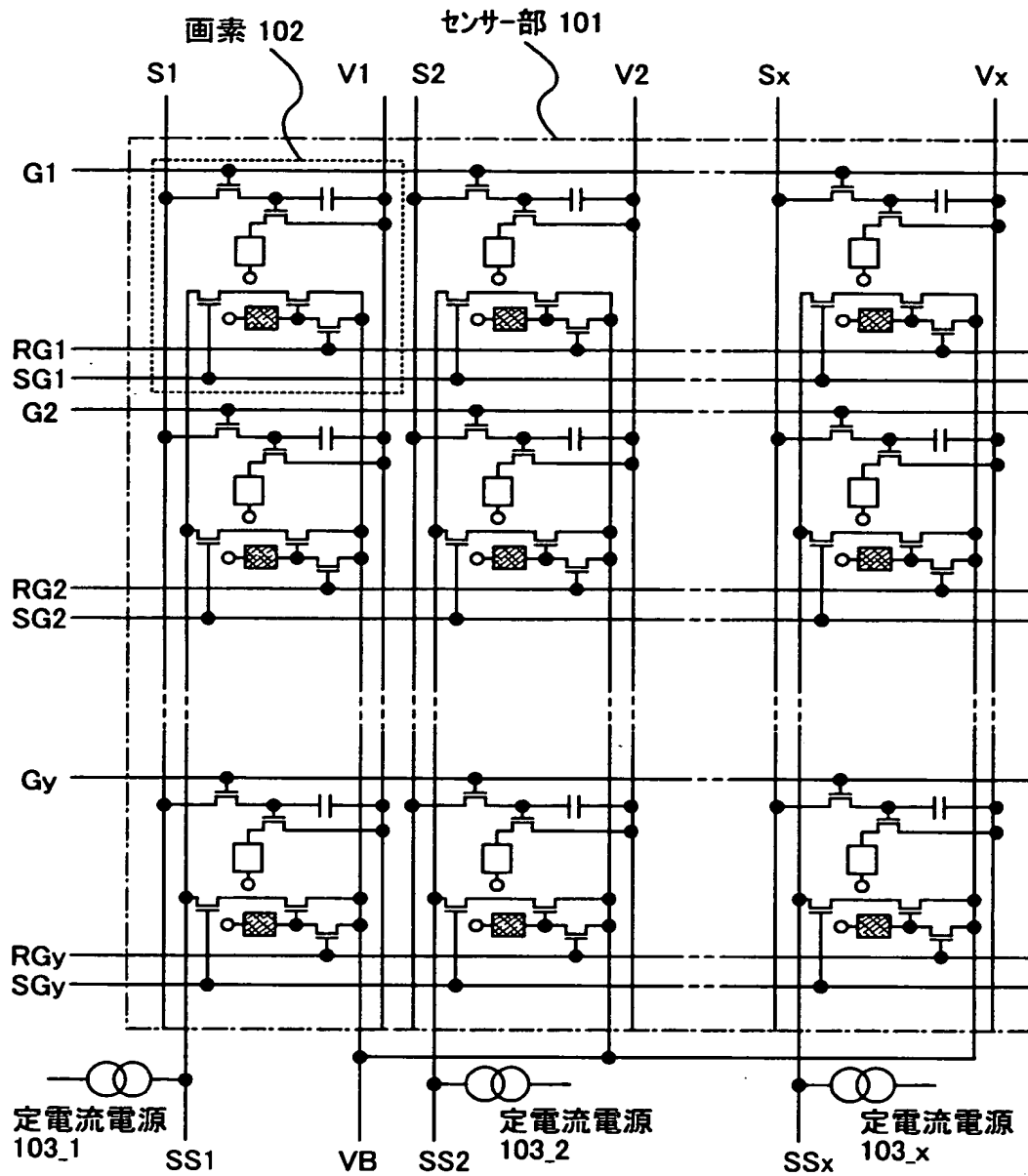
【図 5】



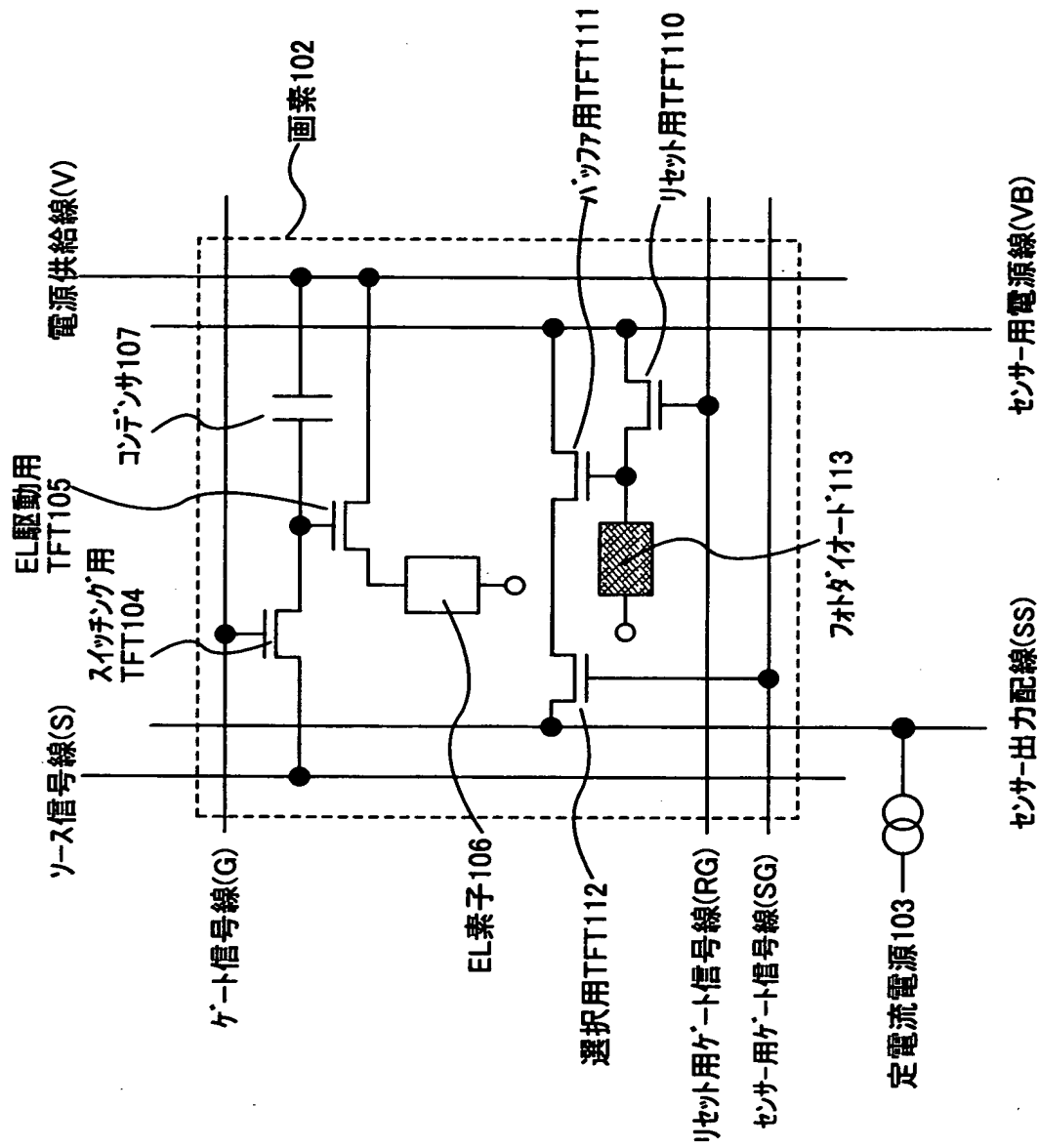
【図 6】



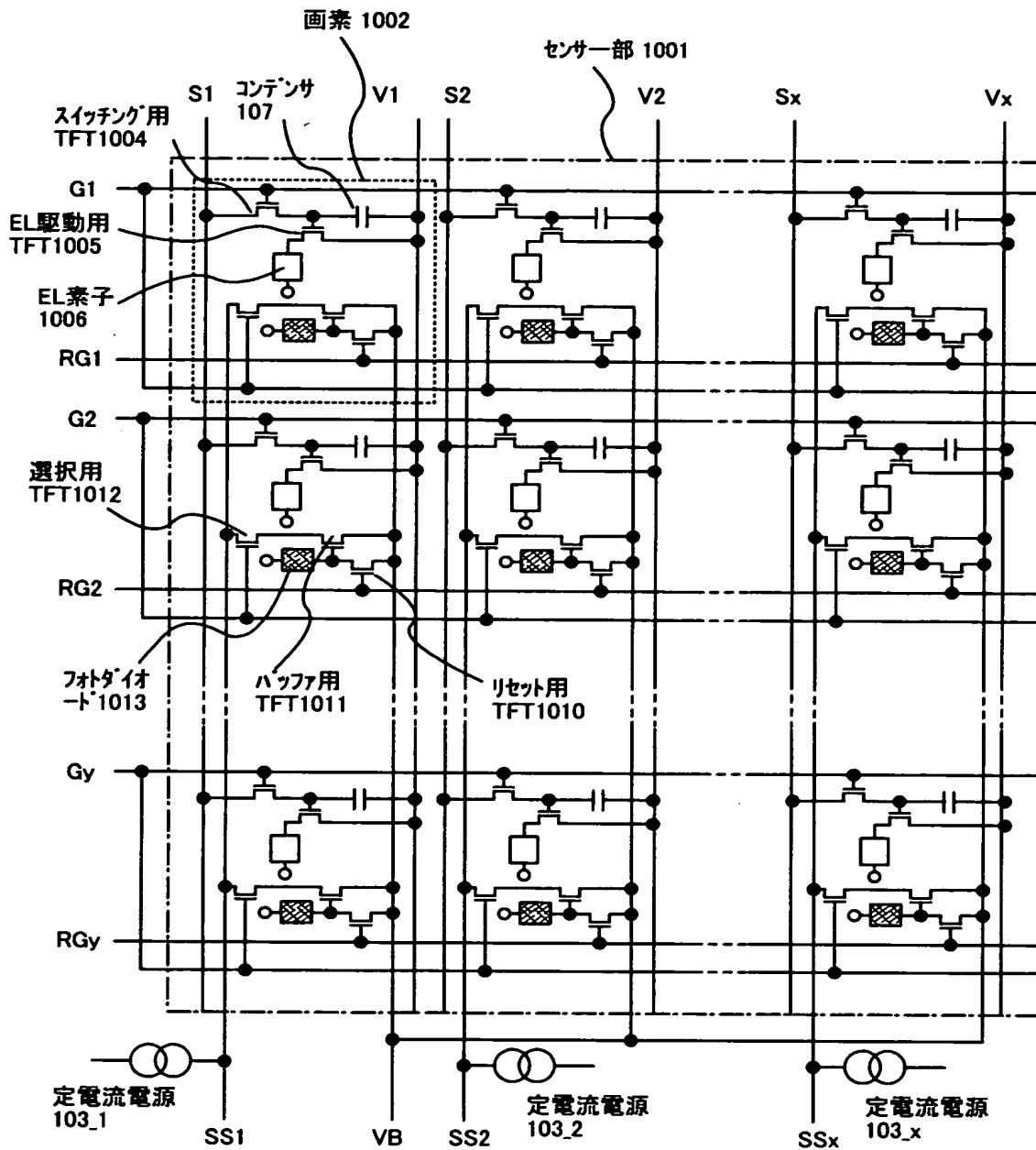
【図 7】



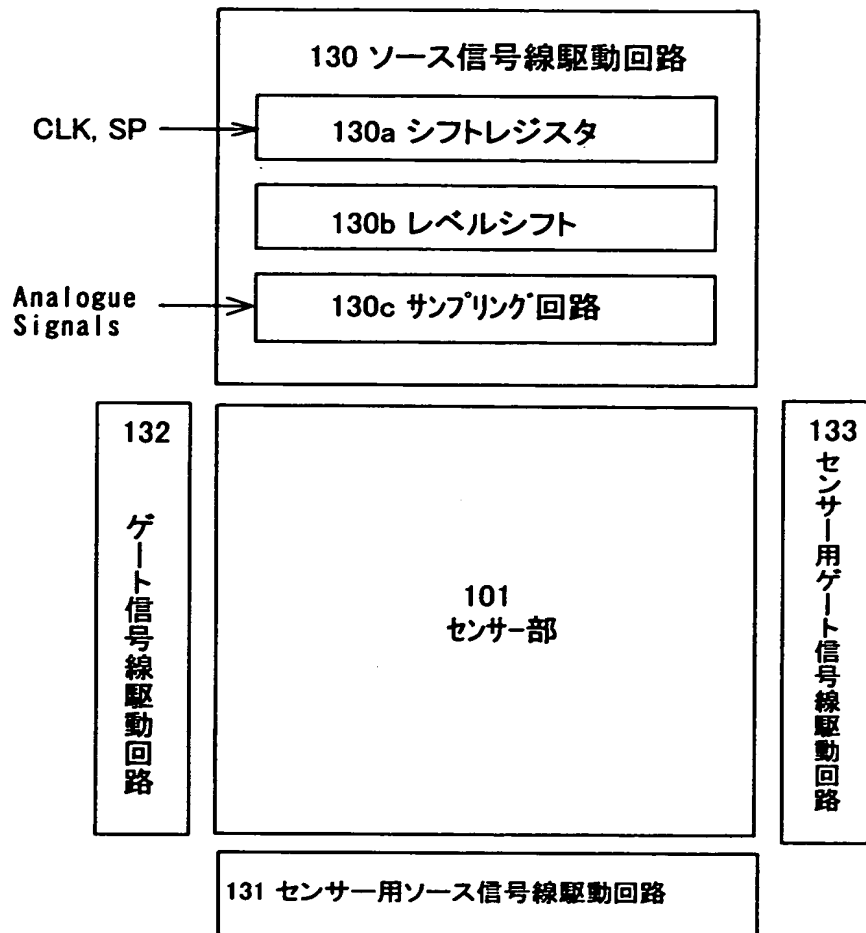
【図 8】



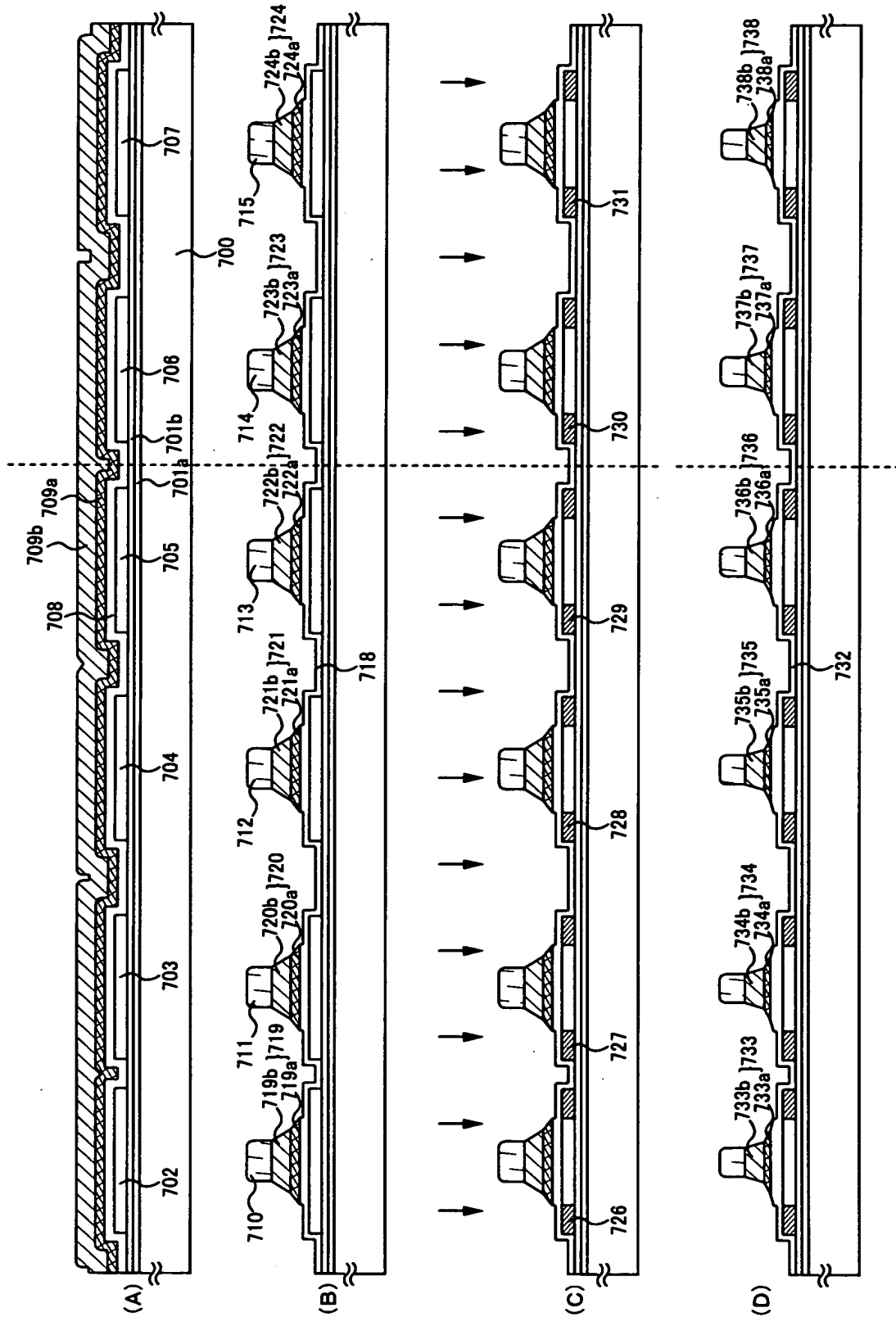
【図 9】



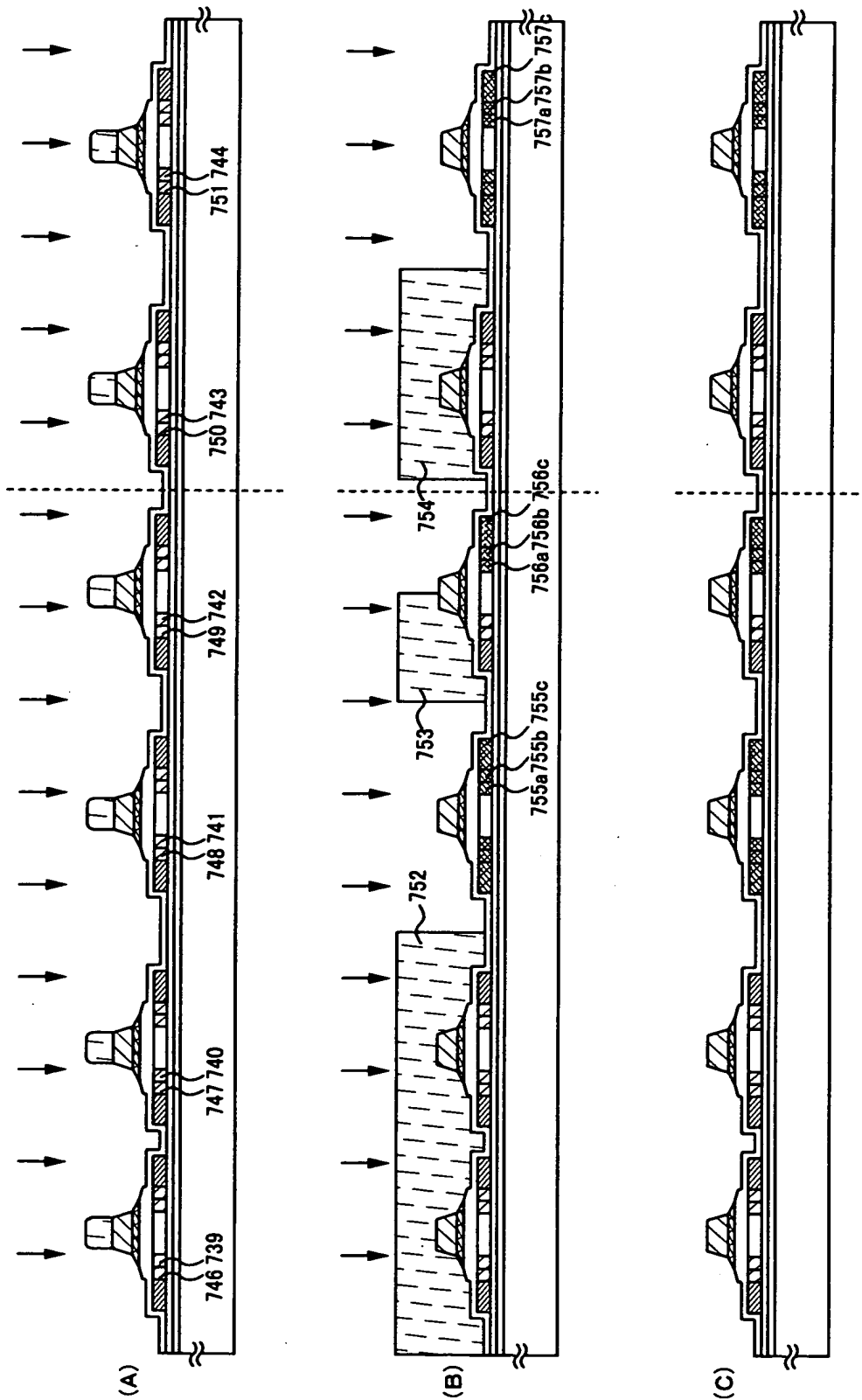
【図 1 0】



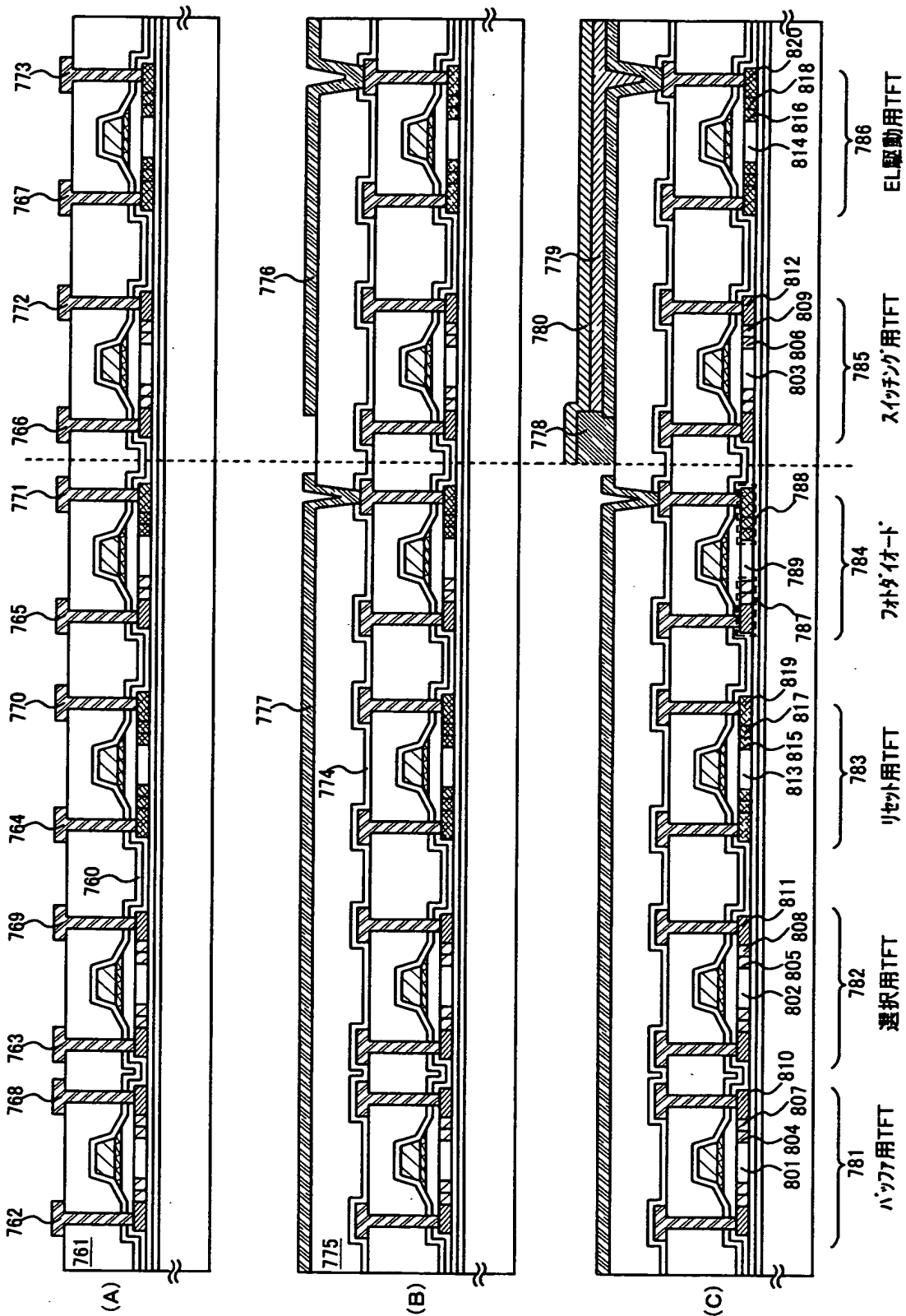
【図 11】



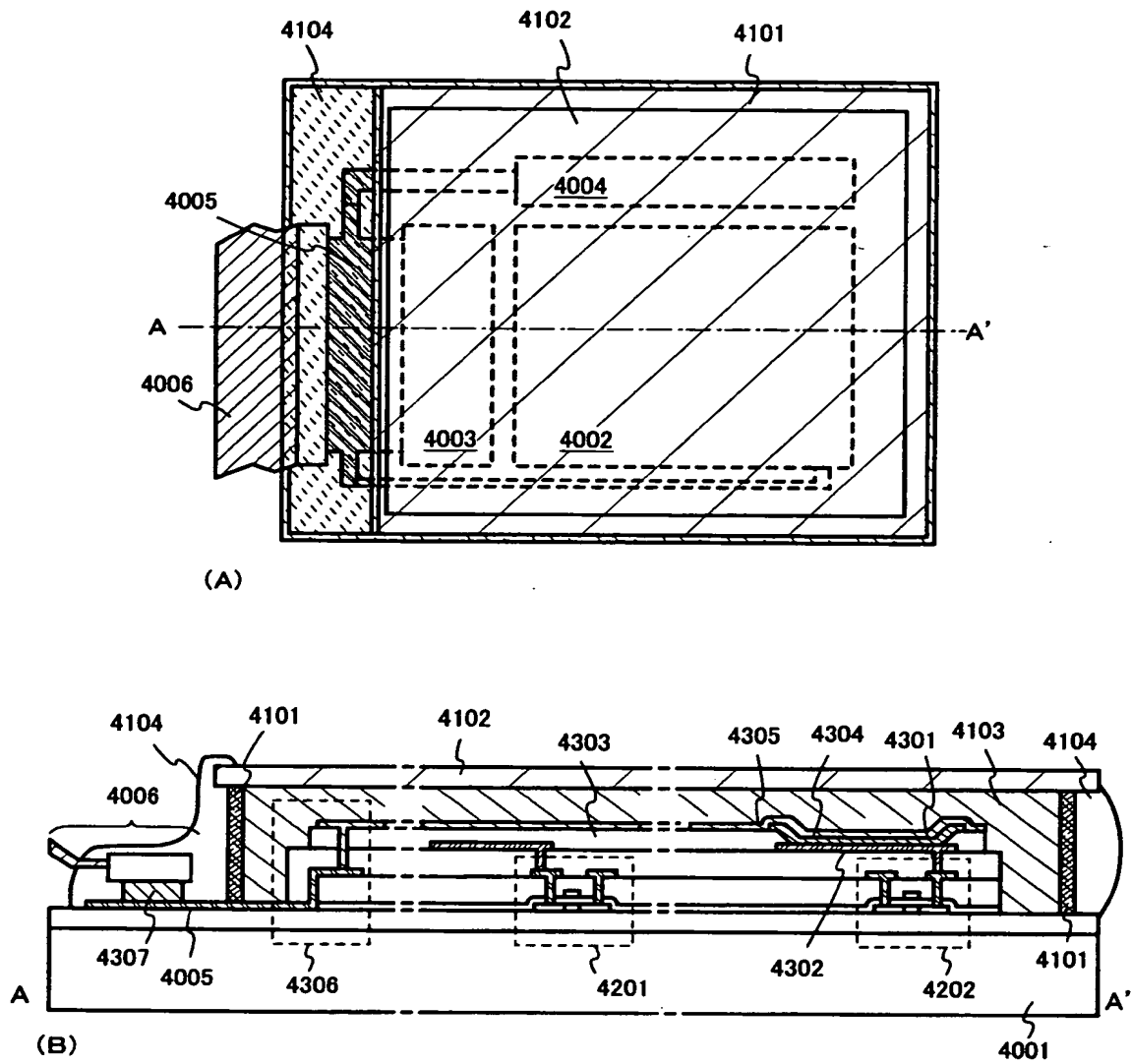
【図 12】



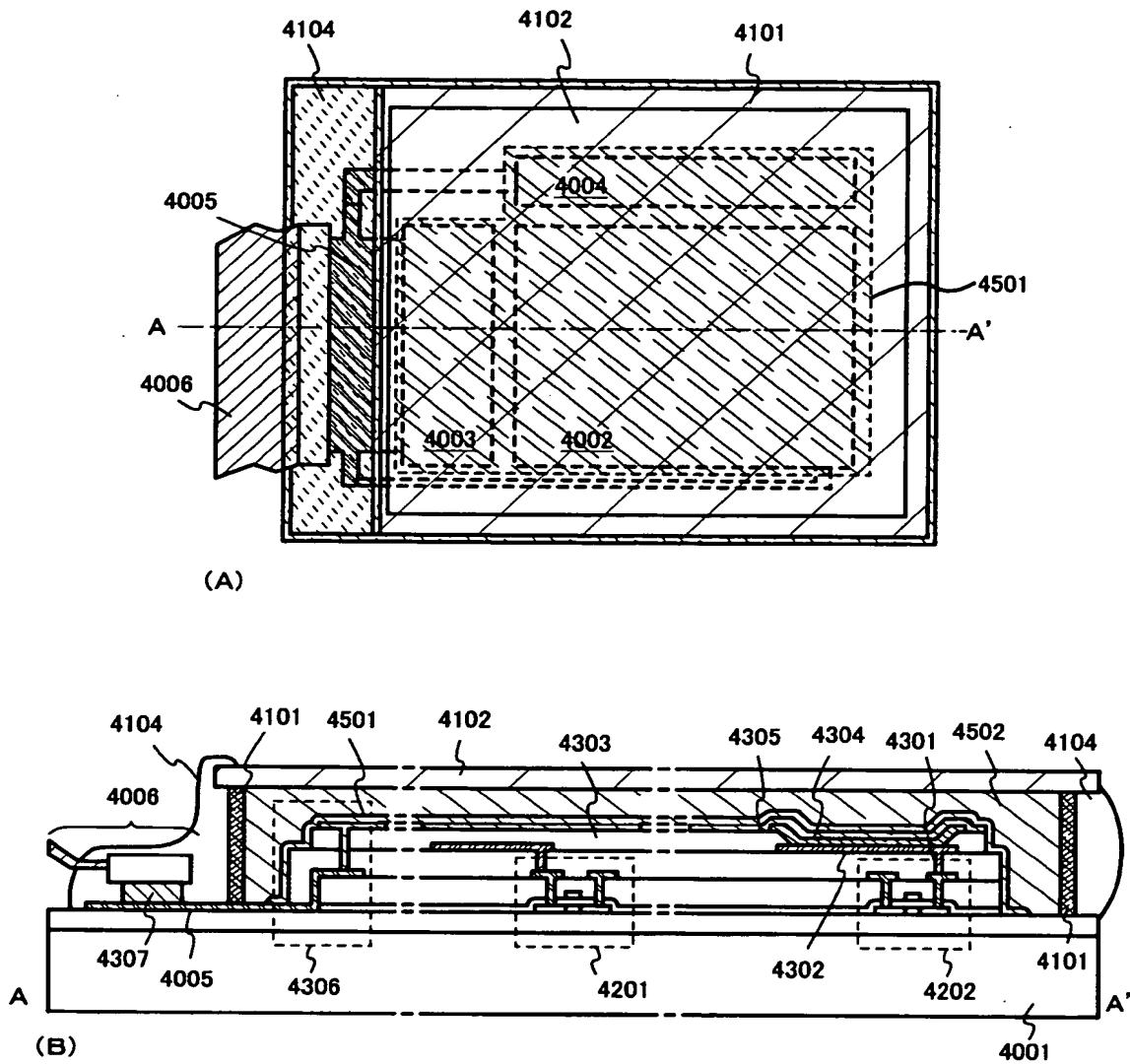
【図13】



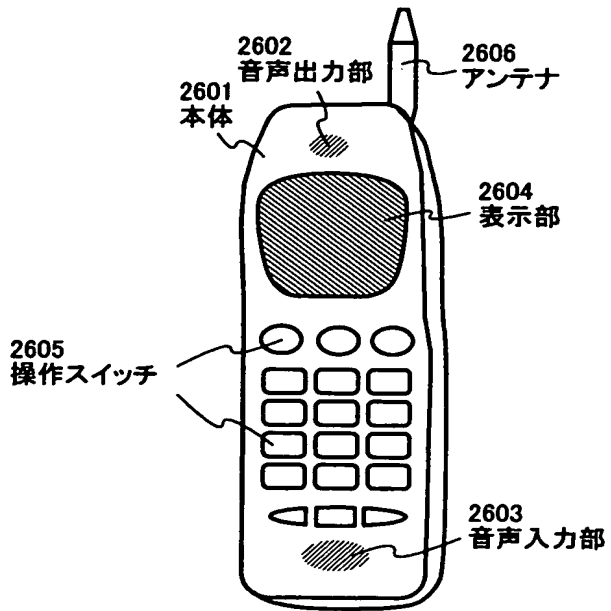
【図 1 4】



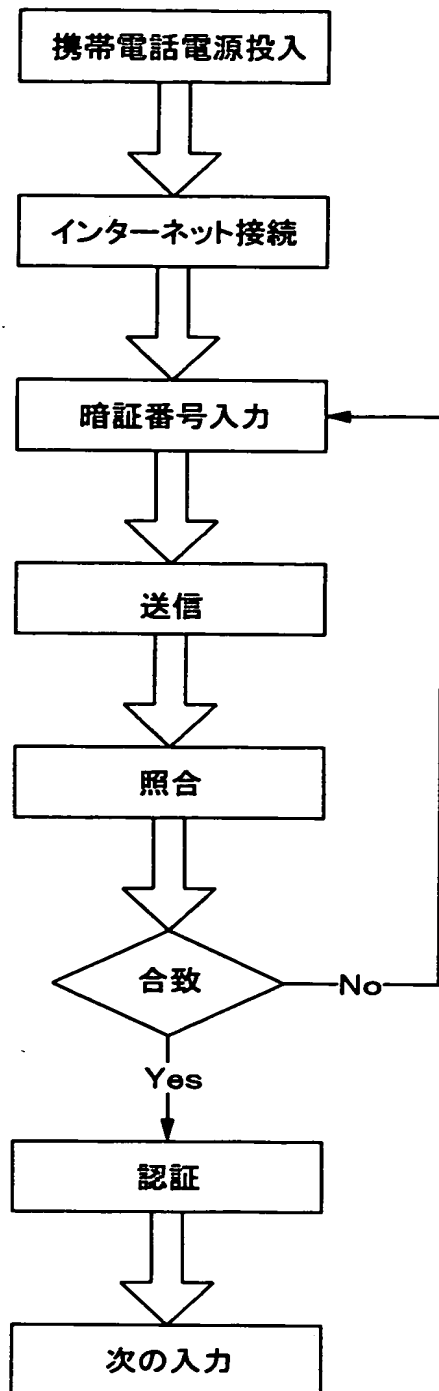
【図 15】



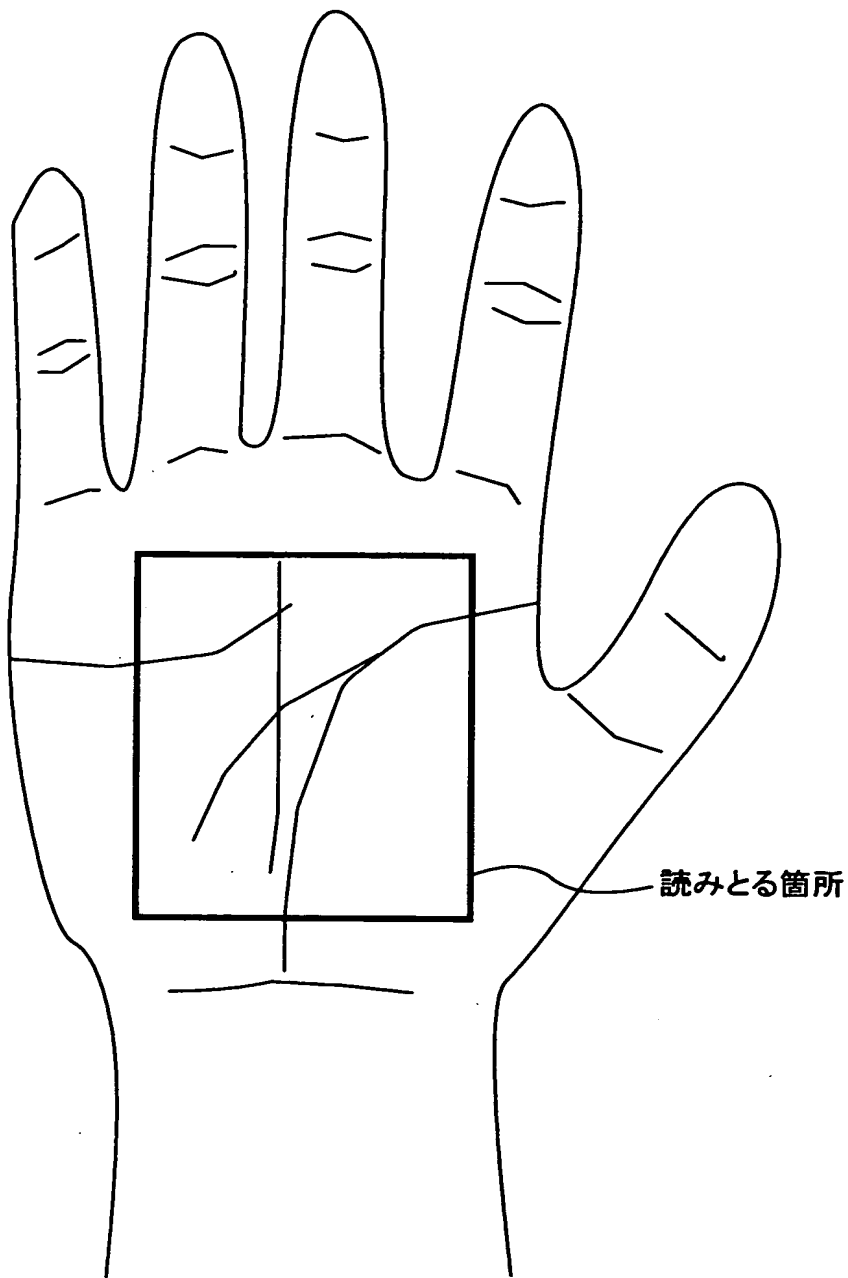
【図 1 6】



【図 17】



【図18】



【書類名】 要約書

【要約】

【課題】 携帯通信装置を用いた認証システムを提供する。

【解決手段】 表示装置を有する携帯通信装置を用いた本人認証システムにおいて、前記表示装置はセンサー内蔵型の表示装置であり、前記センサー内蔵型表示装置は使用者の生体情報を読み取り、かつ、読み取り情報をもとに、本人認証をおこなう本人認証システム。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所